

LKI89LV936S 型 四路 LVDS 线驱动器 产品说明书

LKI89LV936S 型四路 LVDS 线驱动器

1 特点

- 工作电压：3.3V
- 最大数据传输速率：400Mbps(200MHz)
- 脉冲偏斜：<400ps
- 传输延时：<1.7ns
- 低功耗：13mW@3.3 V(静态)
- 兼容 TIA/EIA-644LVDS 标准
- 封装形式：SOP16(9.90mm×6.00mm×1.75mm)，塑封

2 应用

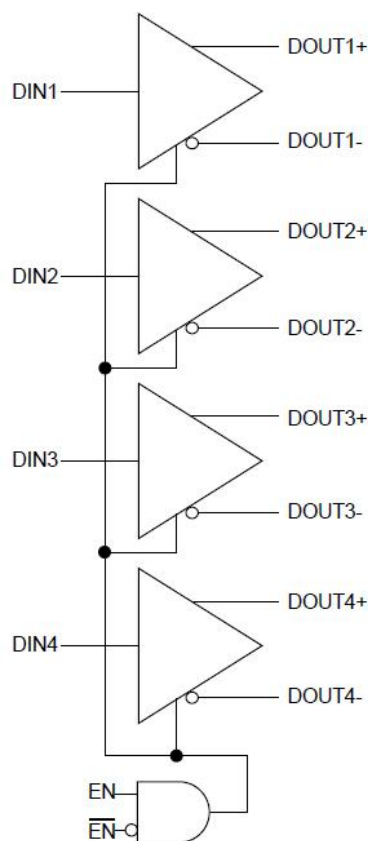
- 多功能打印机
- LVDS-LVCMOS 转换

3 概述

LKI89LV936S 是一款四路 LVDS 线驱动器，适用于超低功耗和高数据速率的应用场合。采用低压差分信号 (LVDS) 技术，支持最大 400 Mbps(200 MHz) 的数据传输速率。将接收到的 LVTTL/LVCMOS 输入电平转换为 LVDS 输出信号。此外，器件输出端具有三态控制功能，可以禁用输出级，关断输出电流，从而使功耗降低至 13mW。

器件信息

型号	封装	封装尺寸
LKI89LV936S	SOP16	9.90mm×6.00mm×1.75mm



LKI89LV936S 功能框图

目录

1 特点	2
2 应用	2
3 概述	2
4 管脚排布与功能描述	1
4.1 引脚排列	1
4.2 真值表	1
5 电特性	1
5.1 绝对最大额定值	1
5.2 推荐工作条件	2
5.3 热性能信息	2
5.4 电特性	2
6 测试电路	3
7 应用信息	5
7.1 功能说明	5
7.2 典型应用	5
7.3 布局指南	6
8 封装形式（SOP16）	6
9 版本修订	7

4 管脚排布与功能描述

4.1 引脚排列

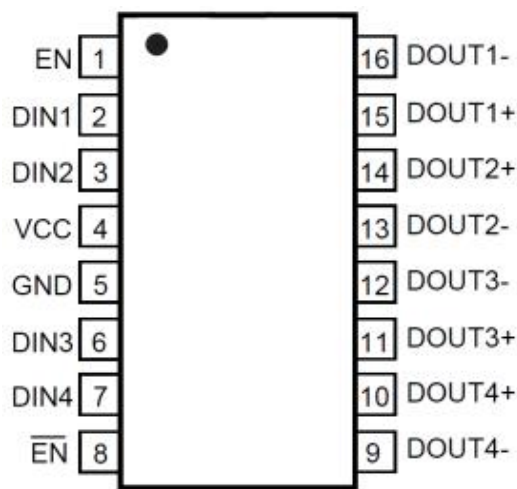


图 1 引脚排列图（顶视图）

表 1 引脚说明

序号	管脚名称	功能说明	序号	管脚名称	功能说明
1	EN	使能输入端，高电平有效	9	DOUT4-	反相输出端 4，LVDS 信号
2	DIN1	输入端 1，TTL/CMOS 信号	10	DOUT4+	同相输出端 4，LVDS 信号
3	DIN2	输入端 2，TTL/CMOS 信号	11	DOUT3+	同相输出端 3，LVDS 信号
4	VCC	电源端	12	DOUT3-	反相输出端 3，LVDS 信号
5	GND	接地端	13	DOUT2-	反相输出端 2，LVDS 信号
6	DIN3	输入端 3，TTL/CMOS 信号	14	DOUT2+	同相输出端 2，LVDS 信号
7	DIN4	输入端 4，TTL/CMOS 信号	15	DOUT1+	同相输出端 1，LVDS 信号
8	EN#	使能输入端，低电平有效	16	DOUT1-	反相输出端 1，LVDS 信号

4.2 真值表

表 2 真值表

使能		输入	输出	
EN	EN#	DIN _x	DOUT _x +	DOUT _x -
H	L 或开路	L	L	H
		H	H	L
其它使能端接入情况		X	Z	Z
注：H——高电平；L——低电平；X——任意电平；Z——高阻态				

5 电特性

5.1 绝对最大额定值

表 3 绝对最大额定值

参数	符号	最小值	最大值	单位
电源电压	V _{CC}	-0.3	4	V

参数	符号	最小值	最大值	单位
输入端电压 (DINx)	V_{IN}	-0.3	$V_{CC}+0.3$	V
使能输入端电压 (EN, EN#)	V_{IN}	-0.3	$V_{CC}+0.3$	V
输出端电压 (DOUTx+, DOUTx-)	V_{OUT}	-0.3	3.9	V
贮存温度	T_{stg}	-65	150	°C
结温	T_j	150		°C

5.2 推荐工作条件

表 3 推荐工作条件

参数	符号	最小值	最大值	单位
电源电压	V_{CC}	3.0	3.6	V
工作温度	T_A	-55	+125	°C

5.3 热性能信息

热指标	LKI89LV936S	单位
	16 个引脚	
R θ JA 结至环境热阻	114	°C/W
R θ JC(top) 结至外壳（顶部）热阻	51	°C/W
R θ JB 结至电路板热阻	59	°C/W
ψ JT 结至顶部特征参数	8	°C/W
ψ JB 结至电路板特征参数	58	°C/W

5.4 电特性

表 4 电特性

若无特殊说明，测试条件为 $T_A = -55^{\circ}\text{C} \sim +125^{\circ}\text{C}$, $V_{CC} = 3.3\text{V}$ 。

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{OD}	差分输出电压	$R_L=100\Omega$, DOUTx $\pm$ 引脚, 如图 3	250	310	450	mV
V_{OS}	失调电压		1.125	1.17	1.375	V
V_{OH}	输出高电平电压		-	1.33	1.6	V
V_{OL}	输出低电平电压		0.9	1.02	-	V
V_{IH}	输入高电平电压	DINx、EN、EN#引脚	2.0	-	V_{CC}	V
V_{IL}	输入低电平电压		GND	-	0.8	V
I_{IH}	输入高电平电流	$V_{IN}=V_{CC}$ 或 2.5V, DINx、EN、EN#引脚	-10	2	10	μA
I_{IL}	输入低电平电流	$V_{IN}=\text{GND}$ 或 0.4V, DINx、EN、EN#引脚	-10	-2	10	μA
V_{CL}	输入钳位电压	$I_{CL}=-18\text{mA}$, DINx、EN、EN#引脚	-1.5	-0.8	-	V
I_{OS}	输出短路电流	$D_{IN}=V_{CC}$ 、 $D_{OUT+}=0\text{V}$ 或 $D_{IN}=\text{GND}$ 、 $D_{OUT-}=0\text{V}$, DOUTx $\pm$ 引脚	-	-4.2	-9	mA
I_{OSD}	差分输出短路电流	$V_{OD}=0\text{V}$, DOUTx $\pm$ 引脚	-	-4.2	-9	mA
I_{OFF}	断电漏电流	$V_{OUT}=0\text{V}$ 或 3.6V, $V_{CC}=0\text{V}$ 或 Open, DOUTx $\pm$ 引脚	-20	± 1	20	μA
I_{OZ}	高阻态输出电流	EN#=2.0V, EN=0.8V, $V_{OUT}=V_{CC}$ 或 0V, DOUTx $\pm$ 引脚	-10	± 1	10	μA
I_{CC}	无负载电源电流	$D_{IN}=V_{CC}$ 或 GND, V_{CC} 引脚	-	4	11	mA

符号	参数	测试条件	最小值	典型值	最大值	单位
I_{CCL}	带载电源电流	$R_L=100\Omega$, $D_{IN}=V_{CC}$ 或 GND , V_{CC} 引脚	-	20	30	mA
I_{CCZ}	高阻态电源电流	$EN\neq V_{CC}$, $EN=GND$, $D_{IN}=V_{CC}$ 或 GND , V_{CC} 引脚	-	2.2	6	mA
t_{PHLD}	高到低差分传输延时	$R_L=100\Omega$, $C_L=15pF$, 如图 4 和图 5	0.5	0.9	1.7	ns
t_{PLHD}	低到高差分传输延时		0.5	1.2	1.7	
t_{SKD1}	差分脉冲偏移		0	0.3	0.4	
t_{SKD2}	通道间偏移		0	0.4	0.5	
t_{SKD3}	器件间差分偏移		0	-	1	
t_{SKD4}	器件间差分偏移		0	-	1.2	
t_{TLH}	上升时间		-	0.5	1.5	
t_{THL}	下降时间		-	0.5	1.5	
t_{PHZ}	禁用时间(H→Z)	$R_L=100\Omega$, $C_L=15pF$, 如图 6 和图 7	-	2	5	ns
t_{PLZ}	禁用时间(L→Z)		-	2	5	
t_{PZH}	启用时间(Z→H)		-	3	7	
t_{PZL}	启用时间(Z→L)		-	3	7	
f_{MAX}	最大工作频率	-	200	250	-	MHz

(1) 输出短路电流 (I_{OS}) 仅指定为大小, 负号仅表示方向。

(2) 除非另有规定, 测试的信号为: $f=1\text{ MHz}$ 、 $Z_O=50\Omega$ 、 $t_r\leq 1\text{ ns}$ 和 $t_f\leq 1\text{ ns}$ 。

(3) C_L 包括探针和夹具电容。

(4) $t_{SKD1}|t_{PHLD}-t_{PLHD}|$ 是同一信道的正边与负边之间的差分传播延迟时间的幅度差。

(5) t_{SKD2} 是同一设备上任一输入信号的通道偏斜。

(6) t_{SKD3} , 为指定的同一设备上最小和最大差分传播延迟之间的差。本规范适用于工作温度范围内相同 V_{CC} 和 5°C 以内的设备。

(7) t_{SKD4} 是设备之间的差异信道间偏斜最小和最大传输延迟之间的差。本规范适用于超过推荐工作温度和电压范围的设备, 以及跨工艺分布的设备。

(8) f_{MAX} 输入条件: $t_r=t_f<1\text{ ns}$ (0%到 100%), 50% 占空比, 0V 到 3V。输出标准: 占空比= 45% / 55%, $V_{OD}>250\text{ mV}$, 所有通道

6 测试电路

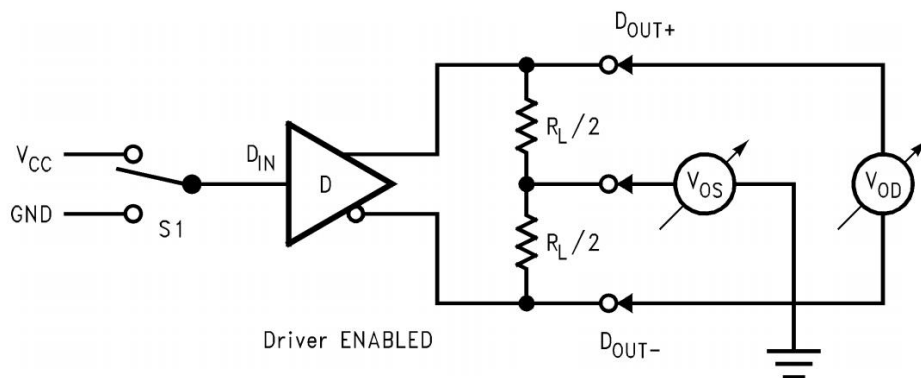


图 2 测试电路图 1 (V_{OD} 和 V_{OS} 测量)

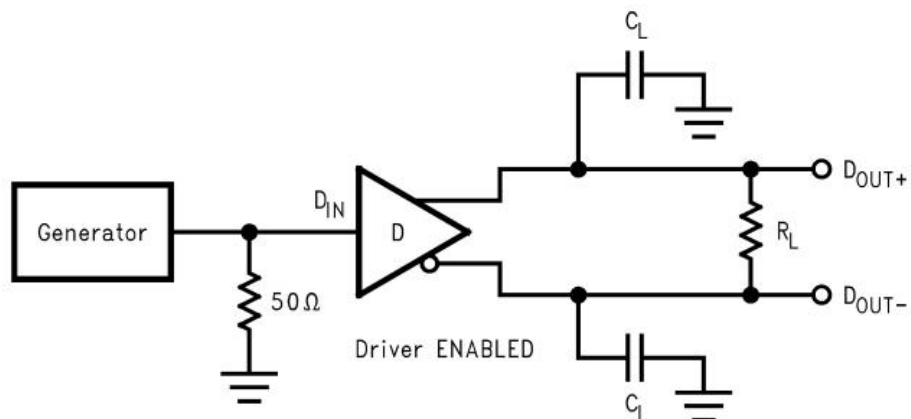


图3 驱动器测试电路2（传输延时）

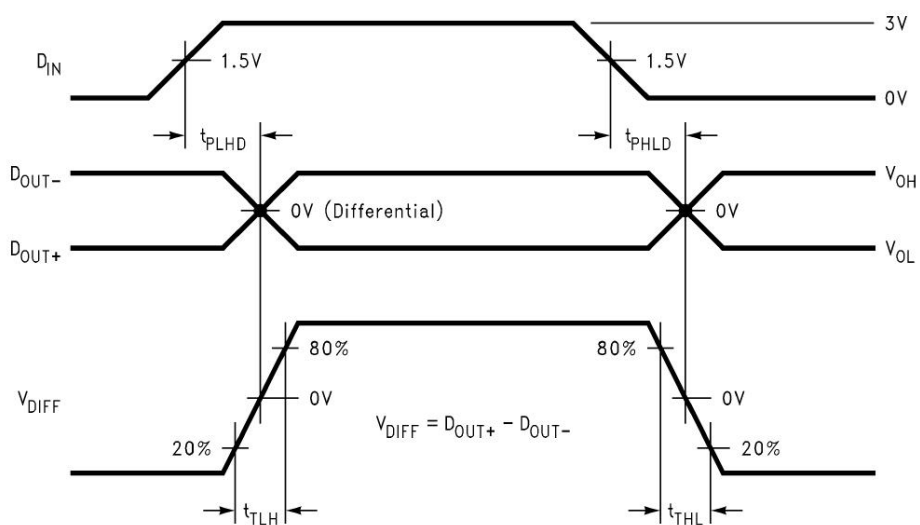


图4 时序图（传输延迟）

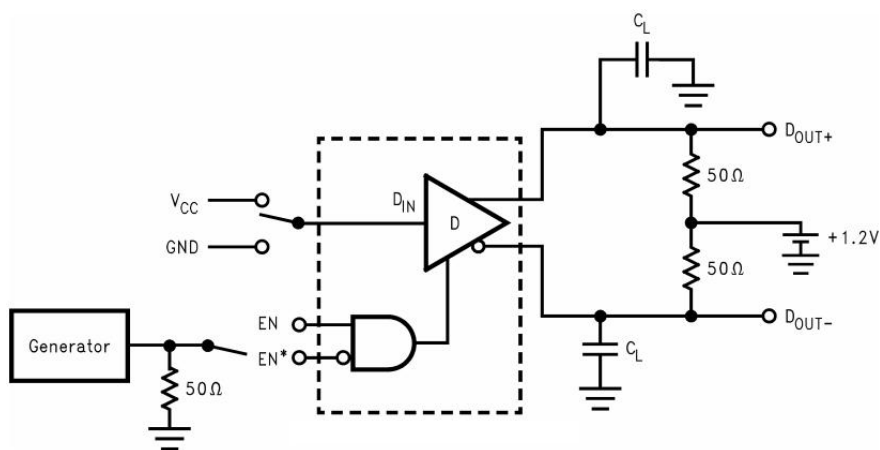


图5 测试电路3（三态延时）

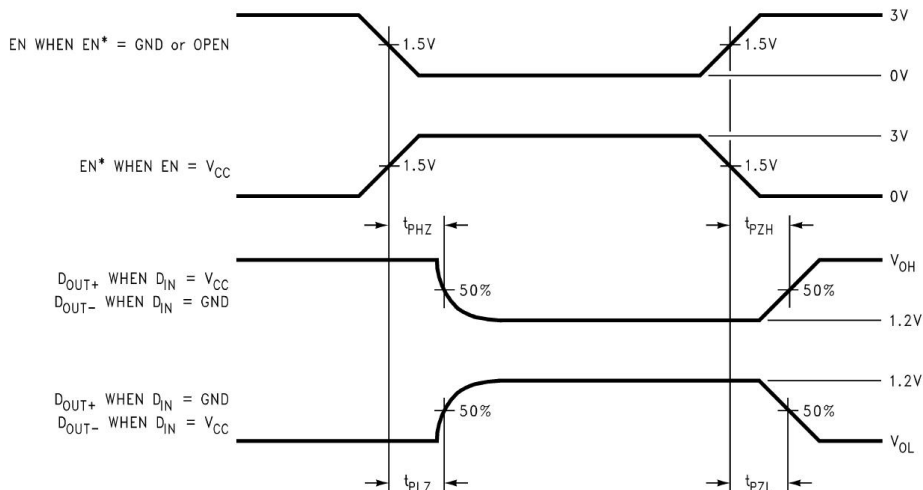


图 6 时序图（三态延时）

7 应用信息

7.1 功能说明

LKI89LV936S 是一种电流模式设备,对驱动器输出添加终端电阻来产生差分电压,电阻典型范围为(90 Ω 到 130 Ω),不允许进行交流或无终止配置,如下图所示。

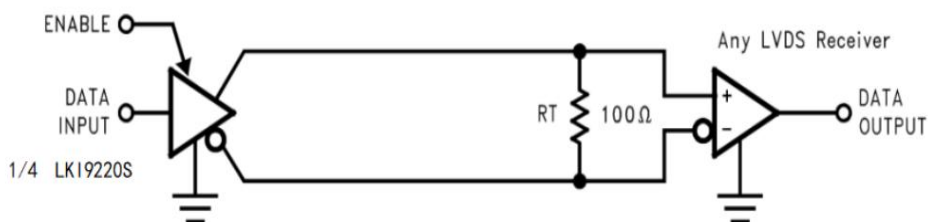
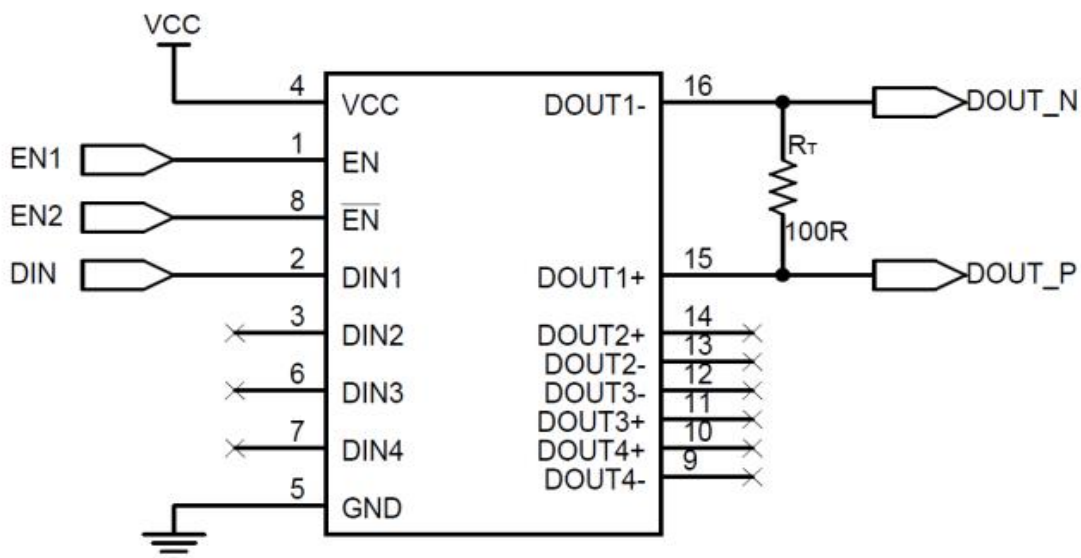


图 7 驱动器应用图

7.2 典型应用



注: RT 必须在 90 Ω ~ 130 Ω 内。

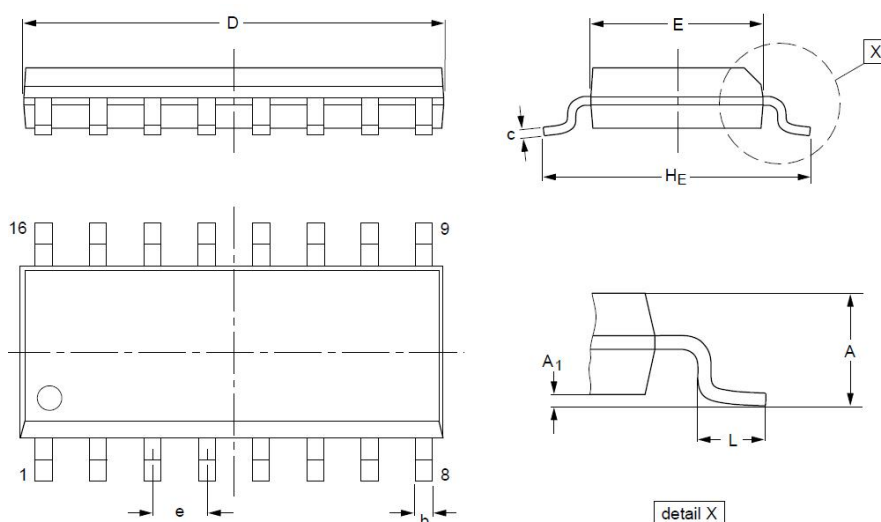
图 8 典型应用

7.3 布局指南

为确保设备的可靠性，建议采用以下通用的印刷电路板布局指南：

- 1) 供电电源处应放置旁路电容，并尽可能靠近 V_{CCA} 和 GND 引脚。
- 2) 走线长度应尽可能短，以减小负载损耗。
- 3) PCB 中信号的走线长度必须保持足够短，以确保任何反射在源端处的阻抗较低，从而降低负载端反射。
- 4) 使用至少 4 个 PCB 层（从上到下）：LVDS 信号、接地、电源、TTL 信号。
- 5) 将 TTL 信号与 LVDS 信号分离，否则 TTL 可能会耦合到 LVDS 线上。最好将 TTL 和 LVDS 信号放在不同的层上，这些层被功率/地平面隔离。

8 封装形式（SOP16）



尺寸符号	数值：mm		
	最小	公称	最大
A	-	-	1.75
A1	0.10	-	0.25
b	0.33	0.43	0.53
c	0.13	0.19	0.25
D	9.70	9.90	10.10
E	3.70	3.90	4.10
e	1.27BSC		
HE	5.70	6.00	6.30
L	0.40	-	1.27

9 版本修订

版本号	日期	版本说明	更改说明
REV 1.00	2024-05-07	更新版本	—