



36 V 带过压保护 8:1/双通道 4:1 多路复用器

产品特性

- 可耐受超过电源电压轨的源端过压：正常供电状态下保证-50 V 至+50 V，掉电状态下保证-30 V 至+30 V
- 所有管脚保证免门锁
- 保证关断先于开通 (Break Before Make)
- 快速切换时间： t_{ON} 166 nS； t_{OFF} 135 nS
- 低导通电阻：270 Ω
- 关断漏电流：10 pA
- 开关电荷注入：14.8 pC
- 数字接口兼容 TTL 和 CMOS 电平
- 电源供电： ± 5 V 至 ± 18 V
- 额定工作温度范围：-40 $^{\circ}\text{C}$ 至 125 $^{\circ}\text{C}$

应用

- 模拟输入/输出模块
- 过程控制/分布式控制系统
- 仪器仪表
- 自动测试设备
- 通信系统
- 继电器替代方案

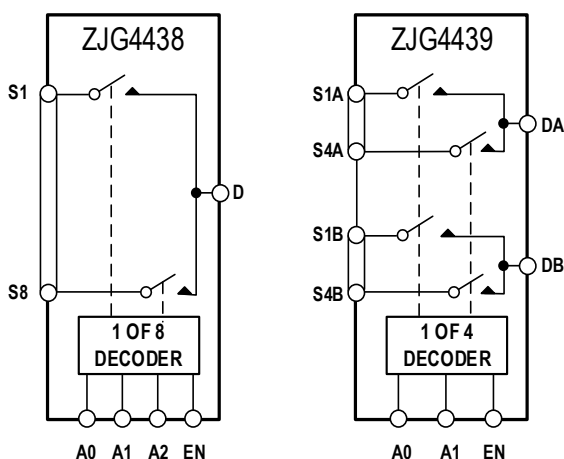
产品简介

ZJG4438 和 ZJG4439 分别为单 8:1 和双通道 4:1 模拟多路复用器。由于特殊的设计优化，无论是上电状态还是掉电状态，ZJG4438 和 ZJG4439 都可以提供源端过压保护。正常供电状态下，多路复用器源端可以耐受持续的电压高达-50 V 至+50 V。当掉电时，处于过压状态的多路复用器源端呈现开路特性，耐受持续的电压保证高达-30 V 至+30 V，而常温仅有 2 nA 以内的漏电流，从而实现对器件本身和后续电路的保护。

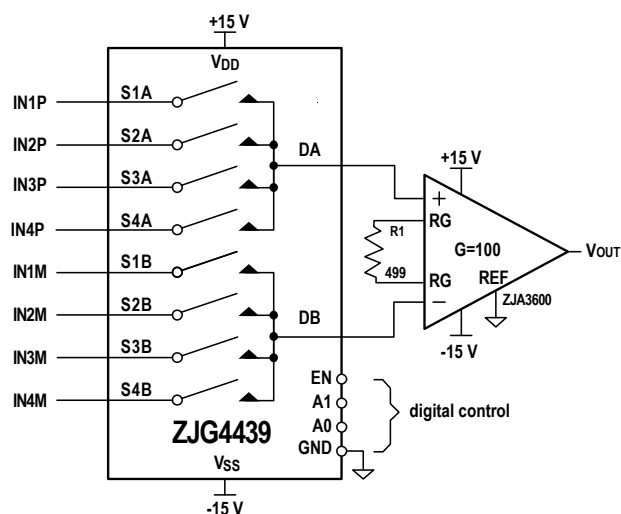
ZJG4438 可将 8 路源端中的任意一路切换至公共输出，ZJG4439 可将 4 路差分源端中的任意一路切换至公共差分输出。当接通时，各通道在两个方向的导电性能相同，源端信号范围可扩展至电源电压范围。ZJG4438 通过 3 位地址线 A0、A1 和 A2 来选择闭合的通道；ZJG4439 则通过 2 位地址线 A0 和 A1 来选择闭合的差分通道。EN 是使能管脚，当器件处于禁止状态时所有通道均处于断路状态。

ZJG4438/ZJG4439 提供 SOIC-16 及 TSSOP-16 两种封装形式，且与业界标准产品管脚完全兼容。

功能框图



典型应用



目录

产品特性	1	技术规格	6
应用	1	典型特性	8
产品简介	1	工作原理	11
功能框图	1	应用信息	12
典型应用	1	PCB 布局准则	15
目录	2	封装信息	16
版本修订记录 (发布版 B)	3	采购信息	17
引脚配置与功能	4	产品订货型号	17
绝对最大额定值	5	相关器件	18
热阻	5		

版本修订记录 (发布版 B)¹

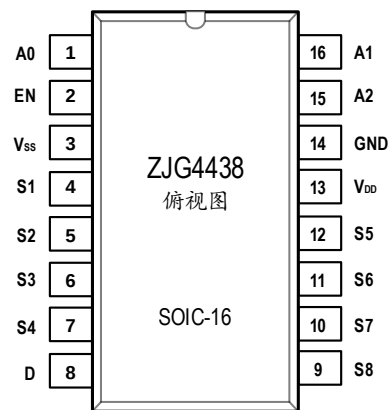
2024 年 4 月——发布版 B

增加 $-40\text{ }^{\circ}\text{C} < T_A < 85\text{ }^{\circ}\text{C}$ 的数据

2023 年 9 月——发布版 A

¹ 本文中由上海治精微电子有限公司提供的信息是准确和可靠的。但是，上海治精微电子有限公司对其使用不承担任何责任，也不对任何使用它可能导致侵犯第三方专利或其他权利的情况承担任何责任。规格如有更改，恕不另行通知。本文中的商标和注册商标是其各自所有者的财产。对本文中任何专利或专利权，上海治精微电子有限公司均未通过暗示或其他方式授予许可。

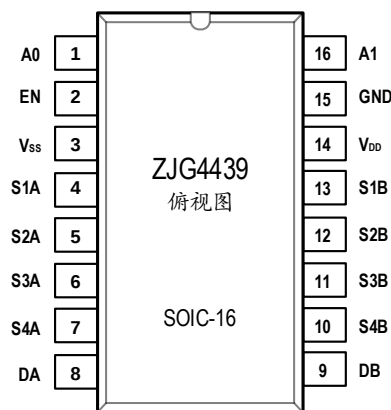
引脚配置与功能



引脚名称	引脚编号	I/O	功能描述
A0	1	I	地址最低位
EN	2	I	使能管脚，逻辑高电平使能。当接低电平的时候，器件处于禁止状态，所有开关均处于断路状态。当接高电平的时候，3个地址位决定通道选通。
Vss	3	-	负电源管脚。当使用单电源供电时，此管脚接地。
S1	4	IO	源端 1：此管脚可以是输入或者输出。
S2	5	IO	源端 2：此管脚可以是输入或者输出。
S3	6	IO	源端 3：此管脚可以是输入或者输出。
S4	7	IO	源端 4：此管脚可以是输入或者输出。
D	8	IO	漏端。此管脚可以是输入或者输出。
S8	9	IO	源端 8：此管脚可以是输入或者输出。
S7	10	IO	源端 7：此管脚可以是输入或者输出。
S6	11	IO	源端 6：此管脚可以是输入或者输出。
S5	12	IO	源端 5：此管脚可以是输入或者输出。
VDD	13	-	正电源
GND	14	-	地。
A2	15	I	地址最高位
A1	16	I	地址位

ZJG4438 真值表

A2	A1	A0	EN	闭合通道
X	X	X	0	无
0	0	0	1	1
0	0	1	1	2
0	1	0	1	3
0	1	1	1	4
1	0	0	1	5
1	0	1	1	6
1	1	0	1	7
1	1	1	1	8



引脚名称	引脚编号	I/O	功能描述
A0	1	I	地址最低位
EN	2	I	使能管脚，逻辑高电平使能。当接低电平的时候，器件处于禁止状态，所有开关均处于断路状态。当接高电平的时候，2个地址位决定通道选通。
Vss	3	-	负电源管脚。当使用单电源供电时，此管脚接地。
S1A	4	IO	源端 1A：此管脚可以是输入或者输出。
S2A	5	IO	源端 2A：此管脚可以是输入或者输出。
S3A	6	IO	源端 3A：此管脚可以是输入或者输出。
S4A	7	IO	源端 4A：此管脚可以是输入或者输出。
DA	8	IO	漏端 A：此管脚可以是输入或者输出。
DB	9	IO	漏端 B：此管脚可以是输入或者输出。
S4B	10	IO	源端 4B：此管脚可以是输入或者输出。
S3B	11	IO	源端 3B：此管脚可以是输入或者输出。
S2B	12	IO	源端 2B：此管脚可以是输入或者输出。
S1B	13	IO	源端 1B：此管脚可以是输入或者输出。
VDD	14	-	正电源
GND	15	-	地。
A1	16	I	地址最高位

ZJG4439 真值表

A1	A0	EN	闭合通道
X	X	0	无
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4

绝对最大额定值¹

参数	额定值
电源电压	40 V
输入电压	-50 V 至 +50 V
连续电流, S 或 D	20 mA
峰值电流, S 或 D (1mS 脉冲, 最大 10 % 占空比)	40 mA
工作温度范围	-40 °C 至 125 °C
存储温度范围	-65 °C 至 150 °C
结温范围	-65 °C 至 150 °C
最大回流焊接温度 ²	260 °C
引脚温度, 焊接 (10 秒)	300 °C
静电放电 (ESD) ³	
人体模型 (HBM) ⁴	2 kV
充电器件模型 (CDM) ⁵	1 kV

热阻⁶

封装类型	θ_{JA}	θ_{JC}	单位
SOIC-16	94	23.5	°C/W
TSSOP-16	104	60	°C/W

¹ 注意, 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最大值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

² 符合 IPC/JEDEC J-STD-020 标准

³ 带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品有专有保护电路, 但在遇到高能量 ESD 时, 器件可能会损坏。因此, 应当采取适当的 ESD 防范措施以避免器件性能下降或功能丧失。

⁴ 符合 ANSI/ESDA/JEDEC JS-001 标准

⁵ 符合 ANSI/ESDA/JEDEC JS-002 标准

⁶ θ_{JA} 针对器件焊接在电路板上以实现表贴封装的最坏条件。

技术规格

“●”表示额定全工作温度范围下的规格, 除非另有说明, 其他规格的适用条件为 $V_{DD} = 15\text{ V} \pm 10\%$, $V_{SS} = -15\text{ V} \pm 10\%$, $GND = 0\text{ V}$, $T_A = 25\text{ }^\circ\text{C}$ 。

参数	测试条件		最小值	典型值	最大值	单位
模拟开关						
模拟信号高	输出开路				$V_{DD}-1.4$	V
模拟信号低		●	$V_{SS}+1.4$			V
模拟信号高	输出负载 1 mA				$V_{DD}-2.2$	V
模拟信号低		●	$V_{SS}+2.2$			V
导通电阻 R_{ON}	$-10\text{ V} \leq V_S \leq +10\text{ V}$, $I_S = 1\text{ mA}$, $V_{DD} = 15\text{ V}$, $V_{SS} = -15\text{ V}$			270	320	Ω
		●			530	Ω
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$				430	Ω
导通电阻平坦度	$-10\text{ V} \leq V_S \leq +10\text{ V}$, $I_S = 1\text{ mA}$, $V_{DD} = 15\text{ V}$, $V_{SS} = -15\text{ V}$			5	7	%
		●			10	%
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$				10	%
通道间导通电阻匹配	$V_S = \pm 10\text{ V}$, $I_S = 1\text{ mA}$			0.5		%
		●			1.5	%
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$				1.5	%
漏电流						
源端关断泄漏	$V_S = \pm 10\text{ V}$, $V_D = \pm 10\text{ V}$		-0.5	± 0.01	+0.5	nA
		●	-4		+4	nA
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$		-1		1	nA
漏端关断泄漏	$V_S = \pm 10\text{ V}$, $V_D = \pm 10\text{ V}$		-0.5	± 0.01	+0.5	nA
		●	-0.2		+0.2	μA
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$		-4		4	nA
通道接通泄漏	$V_S = V_D = \pm 10\text{ V}$		-0.5	± 0.01	+0.5	nA
		●	-0.2		+0.2	μA
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$		-4		4	nA
故障 (FAULT)						
源端泄漏 I_S	$V_S = +50\text{ V}$ or -50 V , $V_D = 0\text{ V}$		-2	± 0.02	+2	nA
		●	-0.25		+0.25	μA
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$		-25		25	nA
漏端泄漏 I_D	$V_S = \pm 25\text{ V}$, $V_D = \pm 10\text{ V}$		-1	± 0.01	+1	nA
		●	-0.2		+0.2	μA
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$		-10		10	nA
断电状态, 源端漏电流	$V_S = \pm 30\text{ V}$, $V_{DD} = V_{SS} = V_D = V_{EN}$, $A0, A1, A2 = 0\text{ V}$		-10	± 0.1	+10	nA
		●	-0.25		+0.25	μA
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$		-25		25	nA

数字输入					
高电平		•	2.4		V
低电平		•		0.8	V
输入电流	$V_{EN} = 0\text{ V or }V_{DD}$	•		1	μA
动态特性 ¹					
$t_{\text{TRANSITION}}$	$R_L = 1\text{ M}\Omega, C_L = 35\text{ pF}, V_{S1} = \pm 10\text{ V}, V_{S8} = \pm 10\text{ V}$	•		168	ns
				320	ns
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$				ns
t_{OPEN}	$R_L = 1\text{ k}\Omega, C_L = 35\text{ pF}, V_S = 5\text{ V}$			139	ns
		•	50		ns
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$				ns
t_{ON}	$R_L = 1\text{ k}\Omega, C_L = 35\text{ pF}, V_S = 5\text{ V}$			166	ns
		•		330	ns
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$				ns
t_{OFF}	$R_L = 1\text{ k}\Omega, C_L = 35\text{ pF}, V_S = 5\text{ V}$			135	ns
		•		170	ns
	$-40\text{ }^\circ\text{C} < T_A < 85\text{ }^\circ\text{C}$				ns
建立时间	$t_{\text{SETT}} 0.1\%, R_L = 1\text{ k}\Omega, C_L = 35\text{ pF}, V_S = 5\text{ V}$			0.25	μs
电荷注入	$V_S = 0\text{ V}, R_S = 0\text{ }\Omega, C_L = 1\text{ nF}$			14.8	pC
关断隔离	$R_L = 1\text{ k}\Omega, C_L = 15\text{ pF}, f = 100\text{ kHz}, V_S = 7\text{ Vrms}$			93	dB
邻道串扰	$R_L = 1\text{ k}\Omega, C_L = 15\text{ pF}, f = 100\text{ kHz}, V_S = 7\text{ Vrms}$			104	dB
输入电容				2.6	pF
输出电容	ZJG4438			5.8	pF
	ZJG4439			3.2	pF
电源					
$I_{\text{DD_ON}}, I_{\text{SS_ON}}$	$V_{\text{DD}} = 15\text{ V}, V_{\text{SS}} = -15\text{ V}, V_{\text{EN}} = 2.4\text{ V}$			0.07	0.15 mA
		•		0.2	mA
$I_{\text{DD_OFF}}, I_{\text{SS_OFF}}$	$V_{\text{DD}} = 15\text{ V}, V_{\text{SS}} = -15\text{ V}, V_{\text{EN}} = 0.8\text{ V}$			0.05	0.15 mA
		•		0.2	mA
电压范围			± 5	± 18	V
额定温度范围			-40	125	$^\circ\text{C}$

¹ 由设计保证。

典型特性

除非另有说明， $V_{DD}=15\text{ V}$ ， $V_{SS}=-15\text{ V}$ ， $GND=0\text{ V}$ ， $T_A=25\text{ }^{\circ}\text{C}$ 。

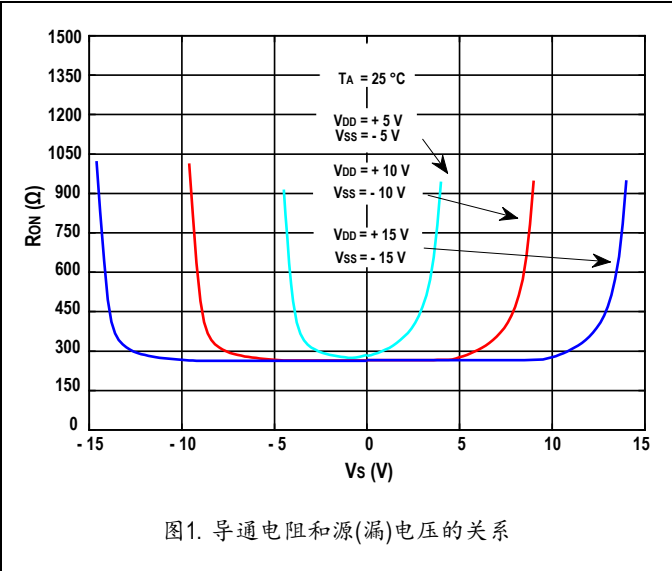


图1. 导通电阻和源(漏)电压的关系

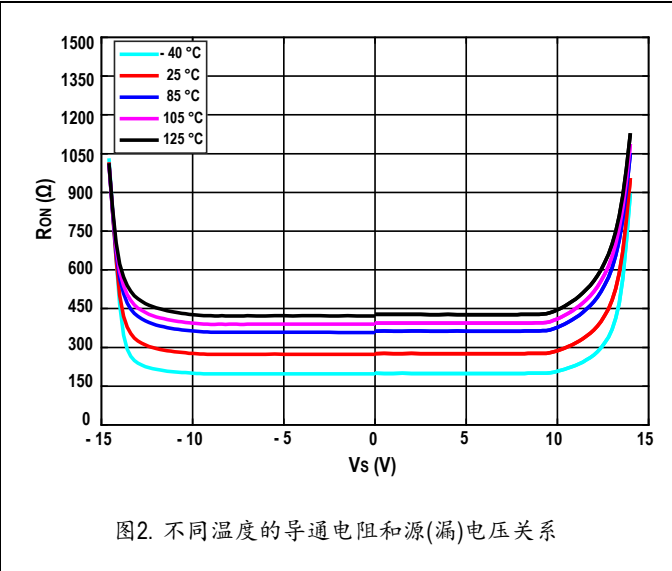


图2. 不同温度的导通电阻和源(漏)电压关系

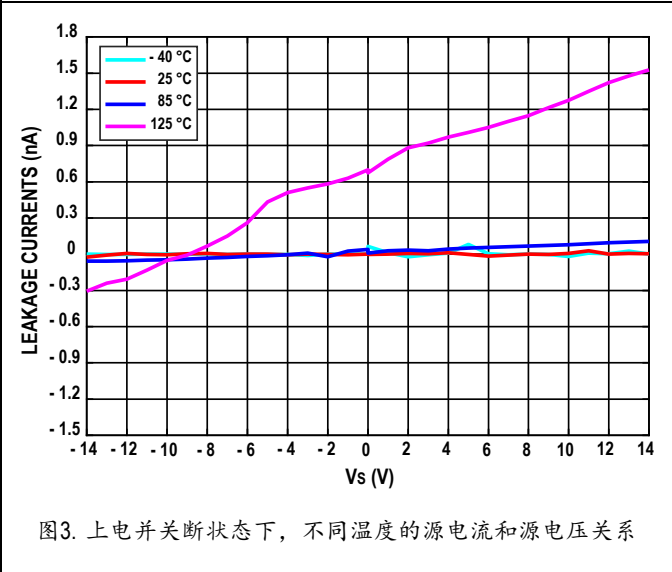


图3. 上电并关断状态下，不同温度的源电流和源电压关系

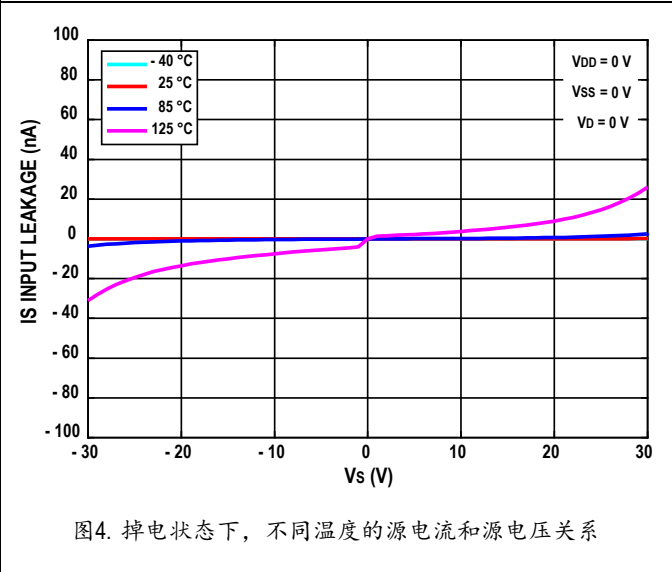


图4. 掉电状态下，不同温度的源电流和源电压关系

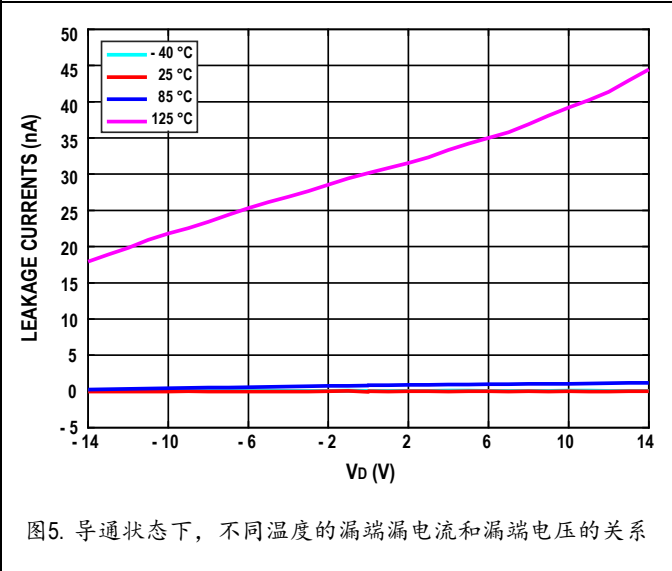


图5. 导通状态下，不同温度的漏端漏电流和漏端电压的关系

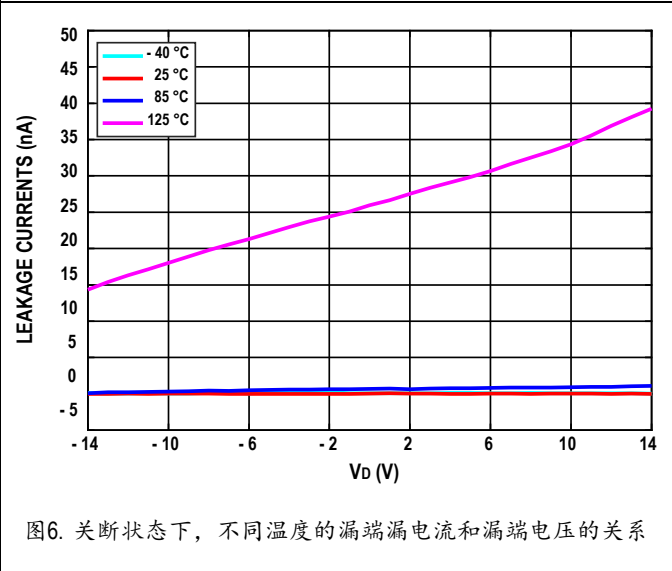


图6. 关断状态下，不同温度的漏端漏电流和漏端电压的关系

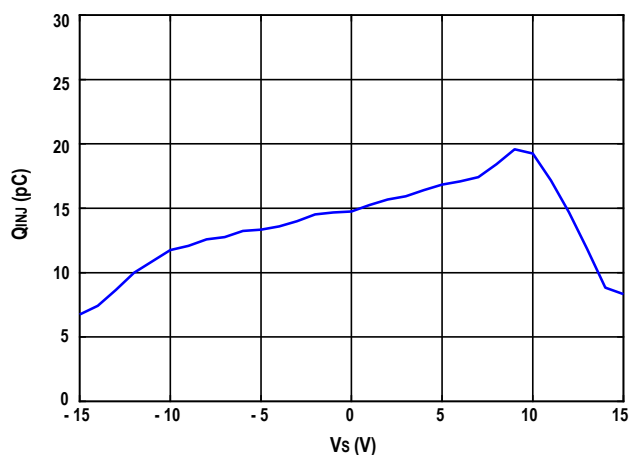


图7. 电荷注入和源电压 V_s 的关系

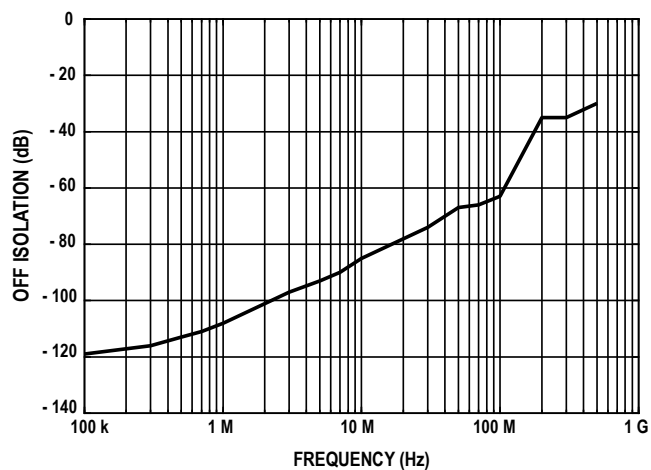


图8. 关断隔离度频率特性

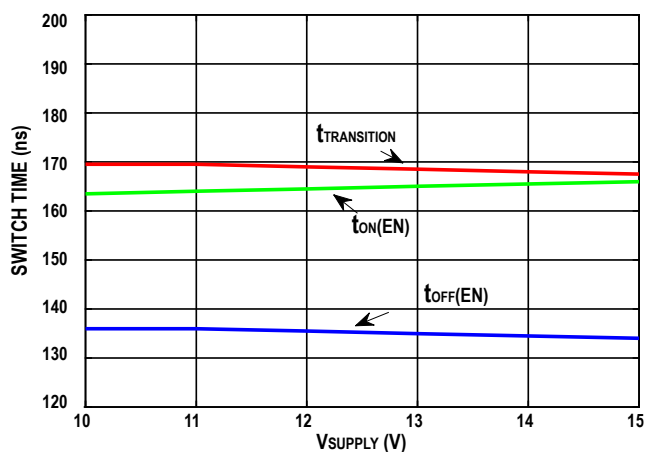


图9. 开关时间与电源电压关系

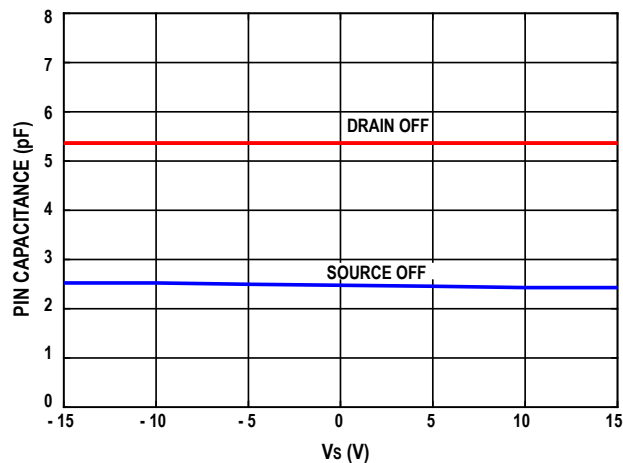


图10. 关断电容与源端电压关系

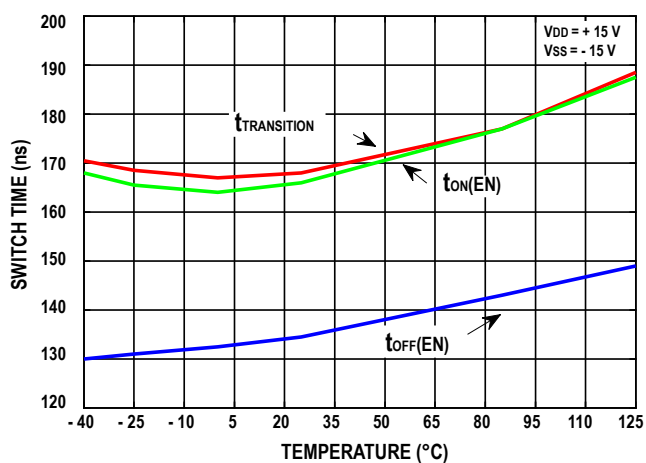


图11. 开关时间与温度关系

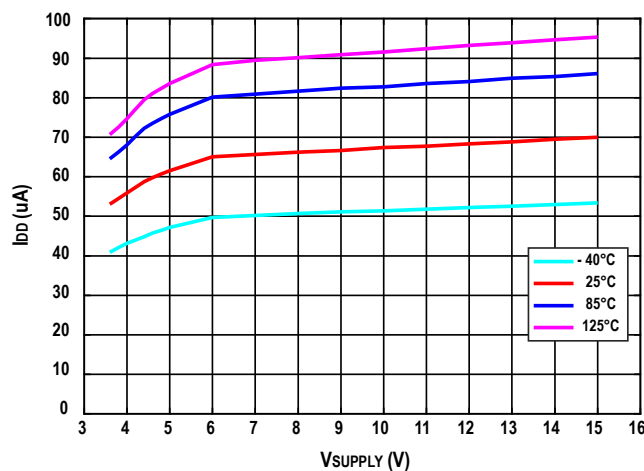


图12. 不同温度电源电压和电流关系(EN = 1)

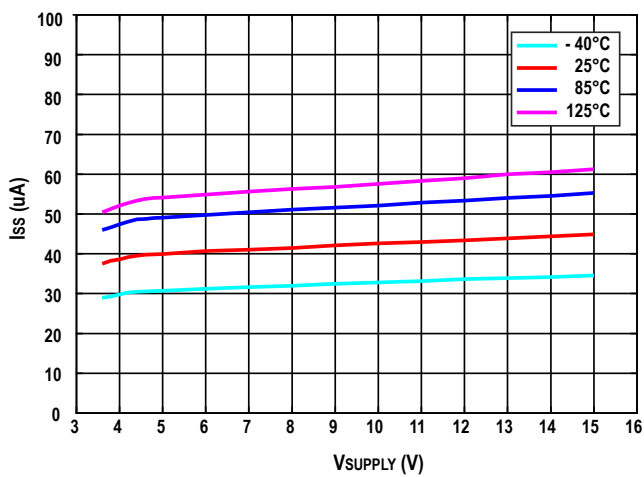


图13. 不同温度下电源电压和电流关系(EN = 0)

工作原理

无论正常供电或掉电 ZJG4438/ZJG4439 多路复用器能够承受-50 V 至+50 V 的过压。多路复用器的每个通道都由一个 N 沟道 MOSFET、一个 P 沟道 MOSFET 和一个 N 沟道 MOSFET 串联连接。当模拟输入漏端超过电源轨时，其中一个 MOSFET 将饱和限制电流。故障条件下的电流由输出负载决定。这些多路复用器能够承受连续的过压。

当模拟输入漏端为负载 $V_{SS}+2.2\text{ V}$ 至 $V_{DD}-2.2\text{ V}$ (输出 1 mA)，该多路复用器表现为正常的多路复用器，其工作状态为标准多路复用器，导通电阻典型值为 $270\ \Omega$ 。但是，当对器件的漏端施加过电压时，三个里面的一个将进入饱和状态。

图 14 至图 17 显示了三种不同过压情况的 MOSFET 偏置。当模拟输入的漏端电压接近正电源轨时，因为电压模拟输入端的电压超过 V_{DD} 和 N 沟道器件的阈值电压 (V_{TN}) 之差，N 沟道 MOSFET M1 饱和。当多路复用器输入电压比 V_{SS} 更低时，因为模拟输入更低于 V_{SS} 和 P 沟道器件阈值电压 (V_{TP}) 之差，P 沟道 MOSFET M2 会饱和， V_{TN} 标称值为 1.4 V ， $V_{TP}-1.4\text{ V}$ 。当使用 $\pm 15\text{ V}$ 电源时，多路复用器的模拟有效输入范围为 $V_{SS}+1.4\text{ V}$ 至 $V_{DD}-1.4\text{ V}$ (假定输出开路)。

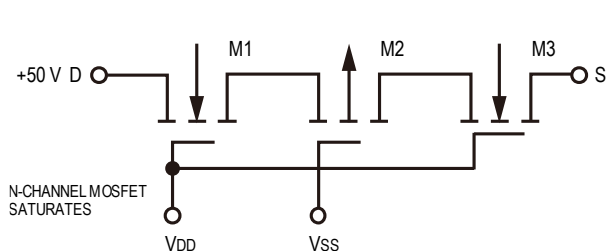


图14. +50 V 过压输入至导通通道

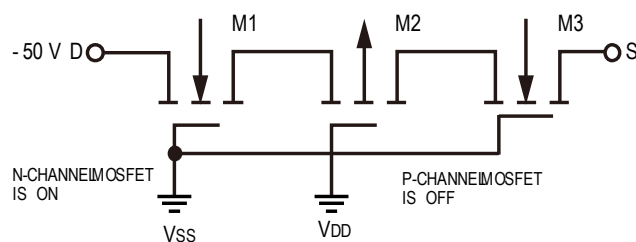


图15. -50 V 关断通道过压，多路复用器上电

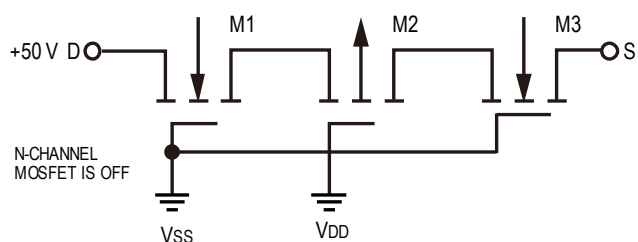


图16. 掉电状态，源端电压为+50 V

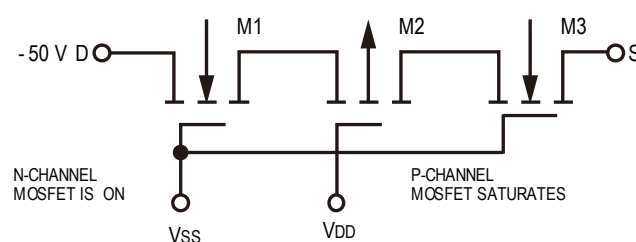


图17. 掉电状态，漏电压为-50 V

当电源正常供电，通道关闭和输入源端电压过压时，P 沟道 MOSFET M2 或 N 沟道 MOSFET M1 仍将保持关断状态。

当掉电时，每个 MOSFET 的栅级等效接地。输入负过压将在 N 沟道 MOSFET M1 上产生负的偏置过电压，而 P 沟道 MOSFET M2 栅源电压为零，保持关闭状态。而输入正过压，因为 N 沟道 MOSFET M1 栅源电压为零，M1 将保持关闭。在故障情况下 (掉电)，ZJG4438/ZJG4439 常温下源端漏电流不超过 10 nA 。这个限流特性保护了多路复用器内部免受过度电压，同时也保护信号原驱动外部的多路复用器。此外，复用器的其他输入通道不受此输入通路过电压干扰，将继续工作正常。

应用信息

高压多路复用器经常会在系统对外接口的最前端使用，所以需要它们在具备良好电气性能的同时，也要有很高的安全性和可靠性。出于此种考量，特别是为了保护后续敏感、昂贵的电子器件，系统设计师会要求多路复用器的输入端可以承受远超供电电压的故障信号。此外，由于系统和外部电路上的电顺序的不可控，客户通常希望无论上电还是掉电状态，多路复用器都能保证其耐高压的特性。使用具备这种特性的多路复用器可大幅度简化系统设计和保护方案，使之尺寸更小、成本更低、鲁棒性更高、开发周期更短。ZJG4438 和 ZJG4439 掉电时，开关自动处于关断状态，输入耐压保证-30 V 至+30 V，输入仅有 nA 级的漏电流，此耐压范围宽于国际竞品。 ± 15 V 供电时，开关关断状态，输入信号可达-50 V 至+50 V，而输入电流仍为 nA 级漏电流，同时输出钳位在电源轨以内。如图 18~图 19 所示，和国际竞品相比，ZJG4438 和 ZJG4439 在同等故障偏置条件下，当输入电压超出电源轨时，不仅其漏电流更小，而且上电、掉电状态下都可承受更宽的输入电压范围，这样既有效保护了客户系统内部的敏感电路，也保护了外部的接口电路。

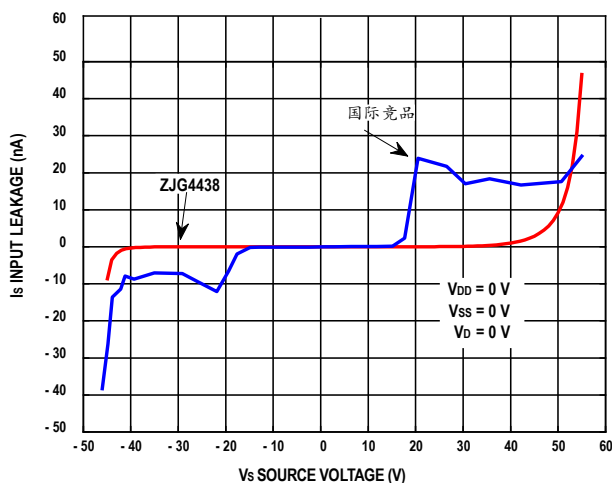


图18. ZJG4438 掉电状态的输入电流

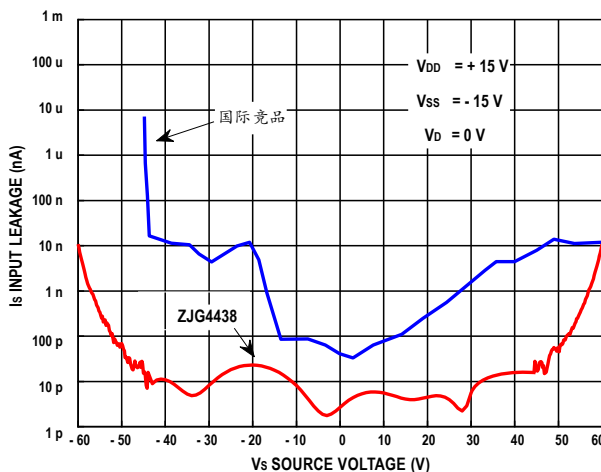


图19. ZJG4438 上电并关断状态的输入电流

系统最前端的器件若发生“闩锁”现象 (LATCH UP) 通常会产生严重的后果，轻则需要整个系统重新启动，重则引起损毁。ZJG4438 和 ZJG4439 保证全部管脚 (包括输入、输出和逻辑控制管脚) 都具有“免闩锁”特性，成功地解决了这个令人头疼的问题，简化系统设计及正常维护，进一步提高系统的可靠性。它们是国内首批具备此种特性的高压电子多路复用器和开关。

导通电阻是模拟开关和多路复用器的重要技术指标。ZJG4438 和 ZJG4439 导通电阻的典型值为 $270\ \Omega$ ，充分满足信号链的应用场景。一般而言，高压模拟开关的导通电阻随着输入信号电平的变化而变化，尤其是当输入电平接近电源轨时，导通电阻快速攀升，从而限制了可用模拟输入信号的范围。因此导通阻抗的平坦度成为衡量精密模拟开关的关键指标。如图 20 所示，经过精心设计，ZJG4438 和 ZJG4439 比国际竞品的导通电阻平坦范围更宽，同样偏置条件下电阻变化更小，更加适用于精密测量的场合，比如可以帮助数据采集系统实现在更宽的输入信号范围内达到 16 位以上的测量精度。具体而言， ± 15 V 供电，输入电压为 ± 10 V 时，ZJG4438 平坦度指标，常温典型值为 5%、最大值为 7%，在拓展工业温度范围内 ($-40\ ^\circ\text{C}$ ~ $125\ ^\circ\text{C}$)，ZJG4438 平坦度最大值为 10%。

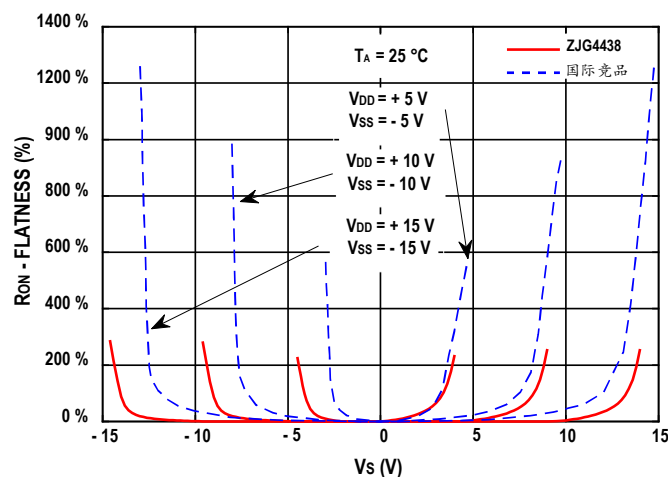


图20. ZJG4438 导通电阻和输入电压关系

模拟开关和多路复用器的另一个重要直流指标是开关导通时的漏电流。它决定了数据采集模拟前端的测量精度。开关的漏电流越大，产生的测量误差越大，越不适合精密数据采集系统。图 21 展示了 ZJG4438 和 ZJG4439 导通时漏电流特性， $\pm 15\text{V}$ 供电下，输入电压为 $\pm 10\text{V}$ 时，常温下典型值 10pA ，最大值 0.5nA ， -40°C 至 85°C 最大值 4nA ， -40°C 至 125°C 最大值 200nA ，非常适合用于 14、16 和 18 位及以上高精度数据采集系统。

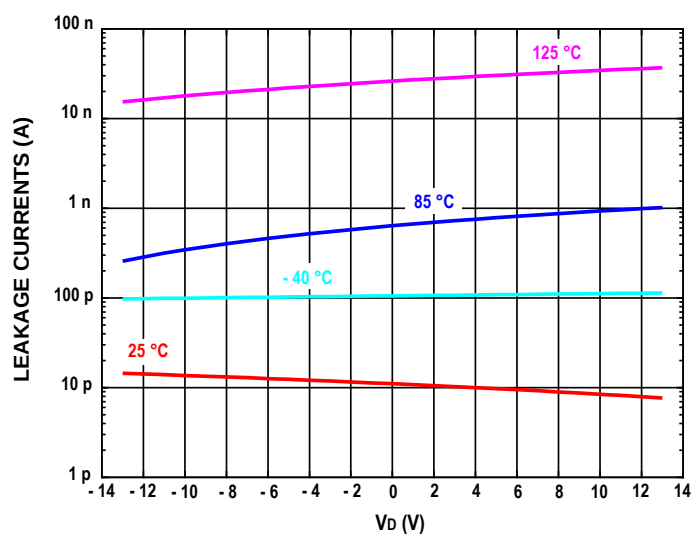


图21. ZJG4438 导通状态下漏电流

多路复用器和模拟开关在切换过程中，不可避免地会产生电荷注入现象，干扰输入信号，从而影响系统的整体线性度。电荷注入的绝对值越小，以及其受输入电压的影响越小，则其线性度越好。从图 22 可以看到，ZJG4438 的电荷注入典型值为 14.8pC ，在同等输入电压范围内，ZJG4438 的电荷注入比较平坦。ZJG4438 的这个优点为保证系统在整个输入范围内的高线性度奠定基础，这对于电机控制等闭环控制系统尤为重要。

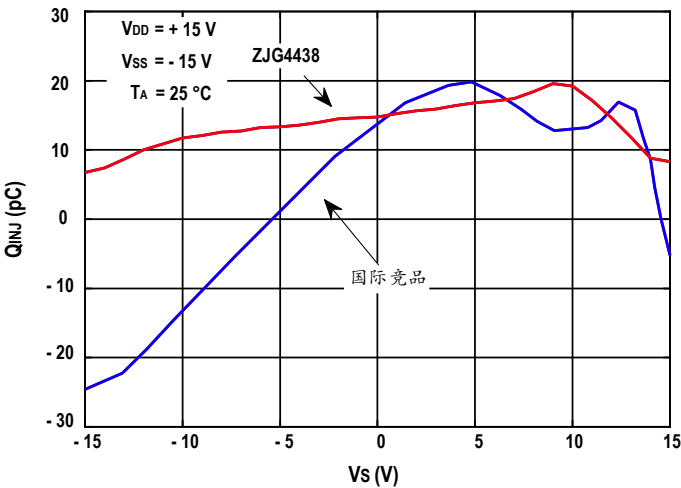


图22. ZJG4438 电荷注入随电压的变化远优于国际竞品

ZJG4438 和 ZJG4439 具备优良的切换速度，开启时间为 166 nS，关断时间为 135 nS。通道切换之间，保证关断先于开通 (Break Before Make)。输入、输出在关断状态下隔离度为 93 dB；通道之间串扰为 104 dB；关断状态下，ZJG4438 和 ZJG4439 的输入电容 C_S 为 2.6 pF，输出电容 C_D 分别为 5.8 pF 和 3.2 pF，二者仅为国际竞品的四分之一。它们的控制逻辑电平跟传统的 CMOS、TTL 兼容，且为并行接口，简单易用。

PCB 布局准则

为了获得器件的最佳工作性能，建议使用良好的 PCB 布局习惯，包括：

- 噪声可能通过运放电源引脚传导到模拟电路中，将低 ESR 的 $0.1\mu\text{F}$ 贴片陶瓷电容连接在每个电源引脚和地之间，并尽可能靠近电源引脚，可以有效降低电源带来的耦合噪声。
- 输入走线是电路中最敏感的部分，所以输入走线的长度应尽可能短。为了减少寄生耦合的噪声，输入信号的走线尽可能远离电源或输出走线。如果实在绕不开，则敏感走线应垂直穿过其他走线，使得通过寄生电容耦合的噪声尽量小。
- 如果源阻抗很高，需要考虑对关键走线设计同电位的裸露的低阻抗保护环(或者有源屏蔽)。保护环可以显著降低附近处于不同电位的走线的泄漏电流。
- 将外围器件尽可能的靠近放大器管脚放置，以使寄生电容降至最低。
- 为获得最佳漏电性能，建议焊接之后对 PCBA 进行清洁，并在 $85\text{ }^{\circ}\text{C}$ 温度下烘烤 30 分钟以去除所有塑封器件封装中潜在的水分。
- 另外，电路中的模拟和数字部分星形接地是最简单有效的噪声抑制方法之一。在 PCB 设计的时候，对模拟和数字部分电路的地电流回流路径进行布局上的规划，使得两部分电路的地电流回流路径互不干扰，直到电源退耦电容处汇合。而将多层 PCB 上的一层或多层用于接地层，亦有助于降低接地阻抗从而减少电磁干扰噪声。

封装信息

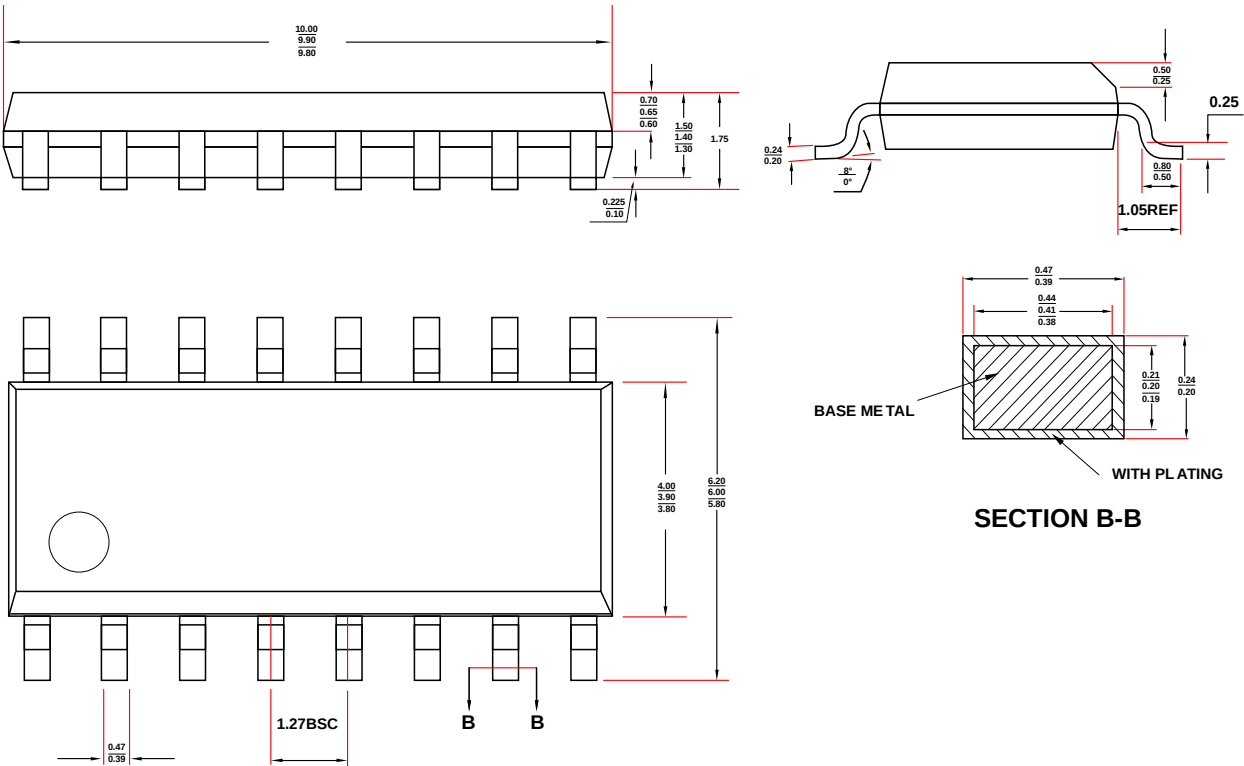


图23. SOIC-16 封装尺寸图 (单位: 毫米)

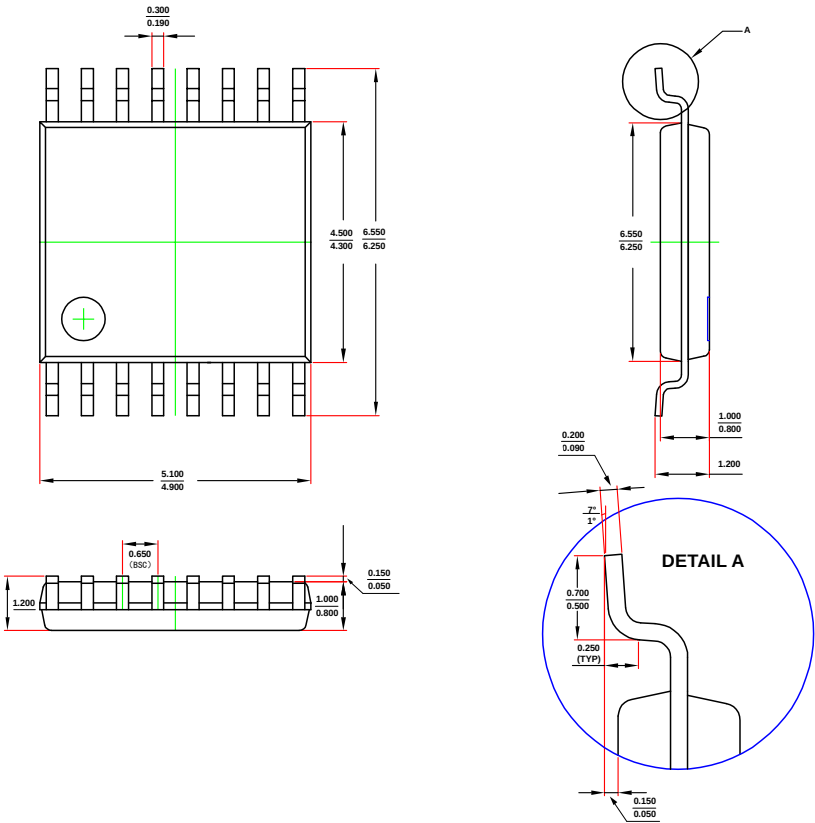


图24. TSSOP-16 封装尺寸图 (单位: 毫米)

采购信息

型号	封装	订货型号	功能	工作温度范围 (°C)	外包装
ZJG4438	SOIC-16	ZJG4438ASEBT	8:1 多路复用器	-40 至 125	管装
	SOIC-16	ZJG4438ASEBR		-40 至 125	13"卷盘
	TSSOP-16	ZJG4438AUEBT		-40 至 125	管装
	TSSOP-16	ZJG4438AUEBR		-40 至 125	13"卷盘
ZJG4439	SOIC-16	ZJG4439ASEBT	双通道 4:1 多路复用器	-40 至 125	管装
	SOIC-16	ZJG4439ASEBR		-40 至 125	13"卷盘
	TSSOP-16	ZJG4439AUEBT		-40 至 125	管装
	TSSOP-16	ZJG4439AUEBR		-40 至 125	13"卷盘

产品订货型号

ZJXXXXX

X

X

X

X

X

包装方式：T=管装；R=卷盘

温度范围：A/B=- 40°C 至 125 °C 汽车级/非汽车级；E= -40 °C 至 85 °C

引脚数量：A=8 引脚；B=10 引脚；D=14 引脚；E=16 引脚；P=20 引脚；T=6 引脚

封装形式：S=SOIC；U=MSOP，TSSOP，SOT；T=DFN，QFN

等 级：B 等级优于 A 等级

基本名称：R=电压基准源；A=放大器；C=数据转换器；G=开关及多路复用器

相关器件

型号	描述	注释
ADC		
ZJC2000 / 2010	18 位 400kSPS / 200 kSPS SAR ADC	真差分输入, MSOP-10 及 DFN-10 封装
ZJC2001 / 2011	16 位 500kSPS / 250 kSPS SAR ADC	真差分输入, MSOP-10 及 DFN-10 封装
ZJC2002 / 2012	16 位 500kSPS / 250 kSPSSAR ADC	单极性伪差分输入, MSOP-10 及 DFN-10 封装
ZJC2003 / 2013	16 位 500kSPS / 250 kSPSSAR ADC	双极性伪差分输入, MSOP-10 及 DFN-10 封装
ZJC2004 / 2014	18 位 400kSPS / 200kSPS SAR ADC	单极性伪差分输入, MSOP-10 及 DFN-10 封装
ZJC2005 / 2015	18 位 400kSPS / 200 kSPSSAR ADC	双极性伪差分输入, MSOP-10 及 DFN-10 封装
ZJC2007 / 2017	14 位 600kSPS / 300 kSPSSAR ADC	单极性伪差分输入, MSOP-10 及 DFN-10 封装
ZJC2008 / 2018	14 位 600kSPS / 300 kSPSSAR ADC	双极性伪差分输入, MSOP-10 及 DFN-10 封装
DAC		
ZJC2541-18 / 16 / 14 ZJC2543-18 / 16 / 14	18/16/14 位 1 MSPS 单通道精密 DAC	单极性输出, 上电输出 0 V (ZJC2541) & $V_{REF} / 2$ (ZJC2543), SOIC-8 / MSOP-10 / DFN-10 封装
ZJC2542-18 / 16 / 14 ZJC2544-18 / 16 / 14	18/16/14 位 1 MSPS 单通道精密 DAC	双极性输出, 上电输出 0 V (ZJC2542) & $V_{REF} / 2$ (ZJC2544), SOIC-14 / TSSOP-16 / QFN-16 封装
放大器		
ZJA3000-1/2/4	单路、双路及四路 36 V 精密连续信号处理运放	3 MHz 带宽, 35 μ V 最大失调电压, 0.5 μ V/ $^{\circ}$ C 最大失调电压温漂, SOIC-8/MS-8/SOIC-14/TSSOP-14 封装
ZJA3600	36 V 高精密仪表放大器	CMRR 优于 110 dB ($G = 1$), 100 pA 最大输入电流, 25 μ V 最大输入失调电压, 增益误差小于 0.0005%, SOIC-8 封装经典管脚排列
ZJA3601	36 V 高精密仪表放大器	CMRR 优于 110 dB ($G = 1$), 100 pA 最大输入电流, 25 μ V 最大输入失调电压, 增益误差小于 0.0005 %, SOIC-8 /MS-8 封装性能优化管脚排列
ZJA3620	36 V 精密仪表放大器	CMRR 优于 93 dB ($G=10$), 2 nA 最大输入电流, SOIC-8 封装经典管脚排列
精密电压基准源		
ZJR1000	15 V 供电精密电压基准源	$V_{OUT}=1.25/2.048 / 2.5 / 3 / 4.096 / 5$ V, 5ppm/ $^{\circ}$ C 最大温漂, SOIC-8 / MSOP-8 封装
ZJR1001 ZJR1002	5.5 V 低功耗精密电压基准源 (ZJR1001 带片外滤波功能)	$V_{OUT} = 2.5 / 3 / 4.096 / 5$ V, 5ppm/ $^{\circ}$ C 最大温漂, SOT23-6 封装
ZJR1003	5.5 V 低功耗精密电压基准源	$V_{OUT} = 2.5 / 3 / 4.096 / 5$ V, 5ppm/ $^{\circ}$ C 最大温漂, SOIC-8 / MSOP-8 封装
开关及多路复用器		
ZJG4438 / 4439	36 V 带过压保护 8:1/双通道 4:1 多路复用器	正常供电过压保护- 50 V 至+ 50 V, 闭合电阻 270 Ω , SOIC -16 / TSSOP-16 封装