TMUX9616x 具有闩锁效应抑制的 220V 高压 1:1、16 通道开关

1 特性

- 宽电源电压范围或输入信号范围：
  - 双电源：±20V 至 ±110V，220V V_{PP}
  - 240V_{PP} 绝对最大值
- 低关断电容： 5pF
- 低导通电容：10pF
- 低导通电阻 (R_{ONL})：12Ω
- 快速导通时间：3μs（最大值）
- 高达 72MHz 的数据移位时钟频率
- 逻辑电平：1.8V 至 5V
- 出色的关断隔离性能：5MHz 时为 -70dB
- 输出端上集成泄漏电阻器
- 由器件构造实现的闩锁效应抑制
- 工作温度范围：-40°C 至 125°C
- 业界通用 7mm × 7mm（封装尺寸）LQFP 封装，可实现引脚对引脚兼容性

2 应用

- 医疗超声成像
- 无损检验 (NDT) 金属探伤
- 压电式传感器驱动器
- 超声波流量变送器
- 打印机
- 光学 MEMS 模块

3 说明

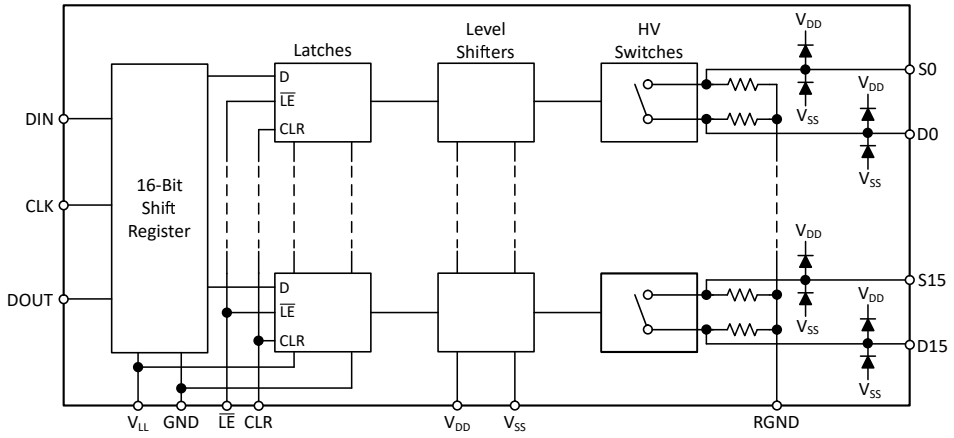
TMUX9616x 是一款具有闩锁效应抑制的 16 通道、低电阻、低电容、高电压模拟开关集成电路 (IC)。每个器件均具有 16 个独立可选的 1:1 单极单投 (SPST) 开关通道。该器件可在高达 ±110V 的双电源下正常工作。在建议的电源电压范围内，还支持非对称电源偏置。TMUX9616x 可支持源极 (Sx) 和漏极 (Dx) 引脚上 V_{SS} 到 V_{DD} 范围的双向模拟和数字信号。TMUX9616x 还在其源极 (Sx) 和漏极 (Dx) 引脚上集成了泄放电阻器，以对容性负载进行放电，如压电式传感器。TMUX9616x 非常适合医疗超声波成像和其他压电式传感器驱动器应用。

TMUX9616x 集成了可级联的 16 位移位寄存器和锁存器，用于控制 16 个开关中的每一个开关。菊花链功能允许控制许多 TMUX9616x 器件，而无需为每个器件选择单独的芯片。为了减少信号路径中由潜在时钟馈通导致的噪声，低电平有效锁存使能可以在数据载入移位寄存器时保持高电平。16 位移位寄存器可由 1.8V – 5V 电源供电。16 位移位寄存器可以支持高达 72MHz 的时钟速度。

封装信息

器件型号	集成了泄放电阻器	封装 (1)	封装尺寸(2)
TMUX9616	是	PT（LQFP，48）	9mm × 9mm
TMUX9616N	否	PT（LQFP，48）	9mm × 9mm

(1) 有关更多信息，请参阅节 11
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....5
5.1 绝对最大额定值.....5
5.2 ESD 等级.....5
5.3 热性能信息.....5
5.4 建议运行条件.....6
5.5 电气特性：TMUX9616.....7
5.6 开关特性：TMUX9616.....8
5.7 数字时序：TMUX9616.....9
5.8 时序图.....10
5.9 典型特性.....12
6 参数测量信息.....14
6.1 关断漏电流.....14
6.2 器件导通/关断时间.....14
6.3 关断隔离.....15
6.4 通道间串扰.....15
6.5 输出电压峰值.....16
6.6 开关直流失调电压.....16
6.7 隔离二极管电流.....17
7 详细说明.....18
7.1 概述.....18
7.2 功能方框图.....18
7.3 特性说明.....18
7.4 器件功能模式.....20
7.5 器件逻辑表.....20
8 应用和实施.....21
8.1 应用信息.....21
8.2 典型应用.....21
8.3 电源相关建议.....25
8.4 布局.....25
9 器件和文档支持.....26
9.1 文档支持.....26
9.2 接收文档更新通知.....26
9.3 支持资源.....26
9.4 商标.....26
9.5 静电放电警告.....26
9.6 术语表.....26
10 修订历史记录.....26
11 机械、封装和可订购信息.....26

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

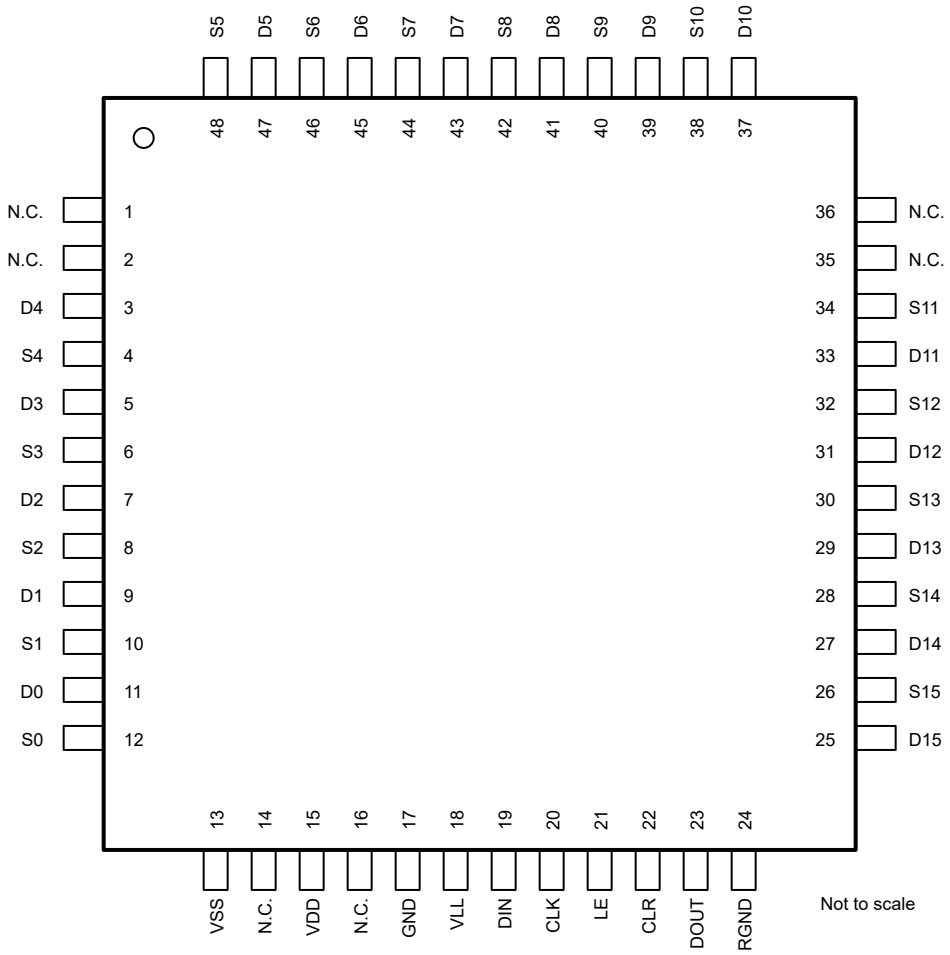


图 4-1. PT 封装，48 引脚 LQFP（顶视图）

表 4-1. 引脚功能

引脚		类型[1]	说明
名称	编号		
N.C.	1	—	无内部连接。保持悬空或连接到 GND。
N.C.	2	—	无内部连接。保持悬空或连接到 GND。
D4	3	I/O	漏极引脚 4。可以是输入或输出。
S4	4	I/O	源极引脚 4。可以是输入或输出。
D3	5	I/O	漏极引脚 3。可以是输入或输出。
S3	6	I/O	源极引脚 3。可以是输入或输出。
D2	7	I/O	漏极引脚 2。可以是输入或输出。
S2	8	I/O	源极引脚 2。可以是输入或输出。
D1	9	I/O	漏极引脚 1。可以是输入或输出。
S1	10	I/O	源极引脚 1。可以是输入或输出。
D0	11	I/O	漏极引脚 0。可以是输入或输出。
S0	12	I/O	源极引脚 0。可以是输入或输出。
V_{SS}	13	P	负电源。该引脚是负电源电势最高的引脚。为了可靠运行，在 V_{SS} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
N.C.	14	—	无内部连接。保持悬空或连接到 GND。

Copyright © 2025 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚		类型(1)	说明
名称	编号		
V_{DD}	15	P	正电源。该引脚是正电源电势最高的引脚。为了可靠运行，在 V_{DD} 和 GND 之间连接一个 0.1µF 至 10µF 的去耦电容器。
N.C.	16	—	无内部连接。保持悬空或连接到 GND。
GND	17	P	接地 (0V) 基准。
V_{LL}	18	P	1.8V – 5V SPI 电源。为实现可靠运行，在 V_{LL} 和 GND 之间连接一个 0.1µF 至 1µF 的去耦电容器。
DIN	19	I	SPI（菊花链）数据输入。
CLK	20	I	SPI（菊花链）时钟输入。
$\overline{LE}$	21	I	锁存使能输入，低电平有效。
CLR	22	I	锁存清除输入，高电平有效。
DOUT	23	O	SPI（菊花链）数据输出。
RGND	24	P	泄放电阻器 GND。连接到接地 (0V) 基准。
D15	25	I/O	漏极引脚 15。可以是输入或输出。
S15	26	I/O	源极引脚 15。可以是输入或输出。
D14	27	I/O	漏极引脚 14。可以是输入或输出。
S14	28	I/O	源极引脚 14。可以是输入或输出。
D13	29	I/O	漏极引脚 13。可以是输入或输出。
S13	30	I/O	源极引脚 13。可以是输入或输出。
D12	31	I/O	漏极引脚 12。可以是输入或输出。
S12	32	I/O	源极引脚 12。可以是输入或输出。
D11	33	I/O	漏极引脚 11。可以是输入或输出。
S11	34	I/O	源极引脚 11。可以是输入或输出。
N.C.	35	—	无内部连接。保持悬空或连接到 GND。
N.C.	36	—	无内部连接。保持悬空或连接到 GND。
D10	37	I/O	漏极引脚 10。可以是输入或输出。
S10	38	I/O	源极引脚 10。可以是输入或输出。
D9	39	I/O	漏极引脚 9。可以是输入或输出。
S9	40	I/O	源极引脚 9。可以是输入或输出。
D8	41	I/O	漏极引脚 8。可以是输入或输出。
S8	42	I/O	源极引脚 8。可以是输入或输出。
D7	43	I/O	漏极引脚 7。可以是输入或输出。
S7	44	I/O	源极引脚 7。可以是输入或输出。
D6	45	I/O	漏极引脚 6。可以是输入或输出。
S6	46	I/O	源极引脚 6。可以是输入或输出。
D5	47	I/O	漏极引脚 5。可以是输入或输出。
S5	48	I/O	源极引脚 5。可以是输入或输出。

(1) I = 输入；O = 输出；P = 电源

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2) (3)

		最小值	最大值	单位
V_{DD} – V_{SS}	电源电压		240	V
V_{DD}		-0.5	120	V
V_{SS}		-120	0.5	V
V_{LL}	SPI/逻辑电源电压	-0.5	6	V
V_L	逻辑控制引脚电压（DIN、DOUT、CLK、$\overline{LE}$、CLR）	-0.5	V_{LL}	V
I_L	逻辑控制引脚电流（DIN、DOUT、CLK、$\overline{LE}$、CLR）	-30	30	mA
V_S 或 V_D	源极或漏极电压（Sx、D）	V_{SS}	V_{DD}	V
I_{PK}	模拟信号峰值电路/通道		3	A
T_A	环境温度	-40	125	°C
T_{stg}	贮存温度	-65	150	°C
T_J	结温	-40	150	°C

(1) 超出*绝对最大额定值*下列出的应力可能会对器件造成永久性损坏。这些仅为应力等级，并不意味着器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 代数约定，其中绝对值最大的负值为最小值，绝对值最大的正值为最大值。
(3) 除非另有说明，否则所有电压均以接地为基准。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±1000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 热性能信息

热指标(1)		TMUX9616x	单位
		PT (LQFP)	
		48 引脚	
$R_{\theta JA}$	结至环境热阻	60.8	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	15.4	°C/W
$R_{\theta JB}$	结至电路板热阻	26.9	°C/W
Ψ_{JT}	结至顶部特征参数	0.5	°C/W
Ψ_{JB}	结至电路板特征参数	26.6	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2025 Texas Instruments Incorporated

5.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{DD} – V_{SS}	电源电压差	40	200	220	V
V_{DD}	正电源电压	20	100	110	V
V_{SS}	负电源电压	-110	-100	0	V
V_S 或 V_D	信号路径输入/输出电压（源极或漏极引脚）（Sx、D）(1)	V_{SS} + 10		V_{DD} – 10	V
V_{LL}	SPI/逻辑电源电压	1.7		5.5	V
V_L	逻辑控制引脚电压（DIN、DOUT、CLK、$\overline{LE}$、CLR）	0		V_{LL}	V
V_{IH}	逻辑控制引脚高电平输入电压（DIN、DOUT、CLK、$\overline{LE}$、CLR）	0.9 x V_{LL}			V
V_{IL}	逻辑控制引脚低电平输入电压（DIN、DOUT、CLK、$\overline{LE}$、CLR）			0.1 x V_{LL}	V
T_A	环境温度	-40		85	°C
T_J	结温	-40		125	°C

(1) 对于建议运行，可接受 V_S、V_D 运行电压达到 V_{SS} 和 V_{DD}。当运行电压超出 V_{SS} + 10V 和 V_{DD} – 10V 时，$R_{ON\ FLAT}$ 可能会增加

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性：TMUX9616

V_{DD} = +110V，V_{SS} = –110V，V_{LL}= 1.7V - 5.5V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +110V、V_{SS} = –110V、V_{LL}= 3.3V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = –100V 至 +100V I_D = –5mA	25°C		14	19	Ω
			-40°C 至 +85°C			24	Ω
R_{ON}	导通电阻	V_S = –100V 至 +100V I_D = –200mA	25°C		13	17	Ω
			-40°C 至 +85°C			19	Ω
ΔR_{ON}	通道间的导通电阻不匹配	V_S = –100V 至 +100V I_D = –5mA	25°C		2		%
			-40°C 至 +85°C			20	%
R_{ONL}	大信号导通电阻		25°C		12		Ω
I_{SWPK}	开关峰值输出电流	t_{PW} ≤100ns，占空比 ≤0.1%，电流流入源极或漏极。	25°C		3		A
I_{SWPK_DIODE}	开关峰值隔离二极管电流	t_{PW} ≤300ns，占空比 ≤2%	25°C		300		mA
V_{DC_OFFSET}	开关直流失调电压	开关导通或关断，R_L = 无负载（集成了泄放电阻器），R_L = 35kΩ（未集成泄放电阻器）。	25°C		1.6		mV
			-40°C 至 +85°C	-60		30	mV
R_{INT}	输出泄放电阻器	源极或漏极输出至 GND，I_{RINT} = 20μA。开关关断	25°C	20	35	50	kΩ
$I_{S(OFF)_N}$	源极关断漏电流(1)	无泄放电阻器（仅 9616N） V_{DD} = 110V、V_{SS} = –110V 开关状态为关断 V_S = +100V/–100V V_D = –100V/+100V	25°C		0.0002		μA
			-40°C 至 +85°C	-0.015		0.015	μA
$I_{S(OFF)}$	源极关断漏电流(1)	集成泄放电阻器（仅 9616） V_{DD} = 110V，V_{SS} = –110V 开关状态为关断 V_S = +100V/–100V V_D = –100V/+100V	25°C		0.07		μA
			-40°C 至 +85°C	-4		4	μA
$I_{D(OFF)_N}$	漏极关断漏电流(1)	无泄放电阻器（仅 9616N） V_{DD} = 110V、V_{SS} = –110V 开关状态为关断 V_S = +100V/–100V V_D = –100V/+100V	25°C		0.0002		μA
			-40°C 至 +85°C	-0.015		0.015	
$I_{D(OFF)}$	漏极关断漏电流(1)	集成泄放电阻器（仅 9616） V_{DD} = 110V，V_{SS} = –110V 开关状态为关断 V_S = +100V/–100V V_D = –100V/+100V	25°C		0.07		μA
			-40°C 至 +85°C	-4		4	μA
数字逻辑（DIN、DOUT、CLK、$\overline{LE}$、CLR 引脚）							
V_{IH}	逻辑电压高电平	V_{LL} = 1.7V - 5.5V	-40°C 至 +85°C	0.66 x V_{LL}			V
V_{IL}	逻辑电压低电平	V_{LL} = 1.7V - 5.5V	-40°C 至 +85°C			0.33 x V_{LL}	V
I_{IH}	输入漏电流		-40°C 至 +85°C			1.0	μA
I_{IL}	输入漏电流		-40°C 至 +85°C	-1.0			μA
C_{IN}	逻辑输入电容		-40°C 至 +85°C		3	10	pF
V_{OH}	逻辑高电平输出电压	I_{SOURCE} = 1mA	-40°C 至 +85°C	V_{LL} - 0.1			V

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性：TMUX9616（续）

V_{DD} = +110V，V_{SS} = –110V，V_{LL}= 1.7V - 5.5V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +110V、V_{SS} = –110V、V_{LL}= 3.3V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
V_{OL}	逻辑低输出电压	I_{SINK} = 1mA，包括开漏/THERM 引脚	-40°C 至 +85°C			0.1	V
电源							
I_{DDQ_OFF}	V_{DD} 静态电源电流	V_{DD} = 110V，V_{SS} = –110V I_D = -5mA 开关关断	25°C		15		μA
			-40°C 至 +85°C			23	μA
I_{DDQ_ON}	V_{DD} 静态电源电流	V_{DD} = 110V，V_{SS} = –110V I_D = -5mA 开关导通	25°C		40		μA
			-40°C 至 +85°C			95	μA
I_{SSQ_OFF}	V_{SS} 静态电源电流	V_{DD} = 110V，V_{SS} = –110V I_D = -5mA 开关关断	25°C		10		μA
			-40°C 至 +85°C			65	μA
I_{SSQ_ON}	V_{SS} 静态电源电流	V_{DD} = 110V，V_{SS} = –110V I_D = -5mA 开关导通	25°C		22		μA
			-40°C 至 +85°C			40	μA
I_{DD}	V_{DD} 动态电源电流	V_{DD} = 110V、V_{SS} = –110V 时，所有开关都在频率 = 50kHz 时导通和关断	25°C		2.4		mA
			-40°C 至 +85°C			4	mA
I_{SS}	V_{SS} 动态电源电流	V_{DD} = 110V、V_{SS} = –110V 时，所有开关都在频率 = 50kHz 时导通和关断	25°C		3.1		mA
			-40°C 至 +85°C			4	mA
I_{LLQ}	V_{LL} 静态电源电流		25°C		3.8		μA
			-40°C 至 +85°C			8	μA
I_{LL}	V_{LL} 动态电源电流	fCLK = 5MHz，V_{LL} = 5V	25°C		0.20		mA
			-40°C 至 +85°C			0.25	mA

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。

5.6 开关特性：TMUX9616

V_{DD} = +110V，V_{SS} = –110V，V_{LL}= 1.7V - 5.5V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +110V、V_{SS} = –110V、V_{LL}= 3.3V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{ON}	使能后的开通时间	V_S = 100V R_L = 10kΩ	25°C		1.5		μs
			-40°C 至 +85°C			3	μs
t_{OFF}	使能后的关断时间	V_S = 100V R_L = 10kΩ	25°C		0.8		μs
			-40°C 至 +85°C			2.5	μs
dV/dt_{MAX}	最大模拟信号压摆率		-40°C 至 +85°C			20	V/ns
O_{ISO_TX}	关断隔离 TX	R_L = 50Ω V_S = 0V V_{BIAS}，10V V_{PP}，f = 5MHz 请参阅“关断隔离”	25°C		-70		dB
O_{ISO_TX}	关断隔离 TX	R_L = 1kΩ，C_L = 15pF V_S = 0V V_{BIAS}，10V V_{PP}，f = 5MHz 请参阅“关断隔离”	25°C		-54		dB
O_{ISO_RX}	关断隔离 RX	R_L = 50Ω V_D = 0V V_{BIAS}，10V V_{PP}，f = 5MHz 请参阅“关断隔离”	25°C		-70		dB

Copyright © 2025 Texas Instruments Incorporated

5.6 开关特性：TMUX9616（续）

V_{DD} = +110V，V_{SS} = –110V，V_{LL}= 1.7V - 5.5V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +110V、V_{SS} = –110V、V_{LL}= 3.3V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
O_{ISO_RX}	关断隔离 RX	R_L = 1kΩ，C_L = 15pF V_D = 0V V_{BIAS}，10V V_{PP}，f = 5MHz 请参阅“关断隔离”	25°C		-54		dB
X_{TALK_TX}	串扰 TX	R_L = 50Ω V_S = 0V V_{BIAS}，10V V_{PP}，f = 5MHz	25°C		-75		dB
X_{TALK_RX}	串扰 RX	R_L = 50Ω V_D = 0V V_{BIAS}，10V V_{PP}，f = 5MHz	25°C		-75		dB
BW_{SS_TX}	–3dB 带宽（小信号）TX	R_L = 50Ω V_S = 0V，Vpp = 200mV	25°C		500		MHz
BW_{SS_RX}	–3dB 带宽（小信号）RX	R_L = 50Ω V_D = 0V，Vpp = 200mV	25°C		500		MHz
HD2PC_LL_TX	二次谐波失真脉冲消除（大信号）TX	V_{PP} = 200V，V_S = 0V R_L = 100Ω || 100pF f = 5MHz，2 个周期，dv/dt：7.1V/ns	25°C		54		dBc
$C_{S(OFF)}$	源极关断电容	V_S = 0V V_{BIAS}，100mV V_{PP}，f = 1MHz	25°C		5		pF
$C_{D(OFF)}$	漏极关断电容	V_D = 0V V_{BIAS}，100mV V_{PP}，f = 1MHz	25°C		5		pF
$C_{S(ON)}$，$C_{D(ON)}$	导通电容	V_S/V_D = 0V V_{BIAS}，100mV V_{PP}，f = 1MHz	25°C		10		pF
V_{SPK}	输出电压峰值	R_{L_Source} = 1kΩ，R_{L_Drain} = 50Ω 启用和禁用开关	25°C	-45		18	mV
V_{SPK}	输出电压峰值	R_{L_Source} = 1kΩ，R_{L_Drain} = 50Ω 启用和禁用开关	-40°C 至 +85°C	-55		25	mV

5.7 数字时序：TMUX9616

V_{DD} = 4.5V - 5.5V，V_{LL} = 1.7V - 5.5V，GND = 0V（除非另有说明）
典型值在 V_{DD} = 5V、V_{LL} = 3.3V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
f_{CLK_SPI}	SPI 时钟频率（包括菊花链模式）	V_{LL} = 5V	-40°C 至 +85°C			72	MHz
f_{CLK_SPI}	SPI 时钟频率（包括菊花链模式）	V_{LL} = 3.3V	-40°C 至 +85°C			54	MHz
f_{CLK_SPI}	SPI 时钟频率（包括菊花链模式）	V_{LL} = 1.8V	-40°C 至 +85°C			24	MHz
t_R、t_{F_SPI}	SPI 时钟上升和下降时间		-40°C 至 +85°C			50	ns
t_{CLK_SPI}	CLK SPI 周期	V_{LL} = 5V	-40°C 至 +85°C	11.76			ns
t_{CLK_SPI}	CLK SPI 周期	V_{LL} = 3.3V	-40°C 至 +85°C	16.67			ns
t_{CLK_SPI}	CLK SPI 周期	V_{LL} = 1.8V	-40°C 至 +85°C	41.67			ns
$t_{CLK_H_SPI}$	CLK 高电平时间 SPI	V_{LL} = 5V	-40°C 至 +85°C	5.29			ns
$t_{CLK_H_SPI}$	CLK 高电平时间 SPI	V_{LL} = 3.3V	-40°C 至 +85°C	7.5			ns
$t_{CLK_H_SPI}$	CLK 高电平时间 SPI	V_{LL} = 1.8V	-40°C 至 +85°C	18.75			ns
$t_{CLK_L_SPI}$	CLK 低电平时间 SPI	V_{LL} = 5V	-40°C 至 +85°C	5.29			ns
$t_{CLK_L_SPI}$	CLK 低电平时间 SPI	V_{LL} = 3.3V	-40°C 至 +85°C	7.5			ns
$t_{CLK_L_SPI}$	CLK 低电平时间 SPI	V_{LL} = 1.8V	-40°C 至 +85°C	18.75			ns

Copyright © 2025 Texas Instruments Incorporated

5.7 数字时序：TMUX9616（续）

V_{DD} = 4.5V - 5.5V，V_{LL} = 1.7V - 5.5V，GND = 0V（除非另有说明）
典型值在 V_{DD} = 5V、V_{LL} = 3.3V、T_A = 25℃ 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{SU_SPI}	数据到时钟建立时间 SPI	V_{LL} = 5V	-40°C 至 +85°C	1.0			ns
t_{SU_SPI}	数据到时钟建立时间 SPI	V_{LL} = 3.3V	-40°C 至 +85°C	2			ns
t_{SU_SPI}	数据到时钟建立时间 SPI	V_{LL} = 1.8V	-40°C 至 +85°C	5			ns
t_{H_SPI}	数据到时钟保持时间 SPI	V_{LL} = 5V	-40°C 至 +85°C	1.0			ns
t_{H_SPI}	数据到时钟保持时间 SPI	V_{LL} = 3.3V	-40°C 至 +85°C	1.2			ns
t_{H_SPI}	数据到时钟保持时间 SPI	V_{LL} = 1.8V	-40°C 至 +85°C	3			ns
t_{DO}	数据输出的时钟延迟时间	V_{LL} = 5V	-40°C 至 +85°C	3		12.8	ns
t_{DO}	数据输出的时钟延迟时间	V_{LL} = 3.3V	-40°C 至 +85°C	4		16.3	ns
t_{DO}	数据输出的时钟延迟时间	V_{LL} = 1.8V	-40°C 至 +85°C	7		34	ns
$t_{S/LE}$	$\overline{LE}$ 上升前的建立时间		-40°C 至 +85°C	25			ns
$t_{W/LE}$	$\overline{LE}$ 时间宽度		-40°C 至 +85°C	12			ns
t_{WCLR}	CLR 时间宽度		-40°C 至 +85°C	55			ns

5.8 时序图

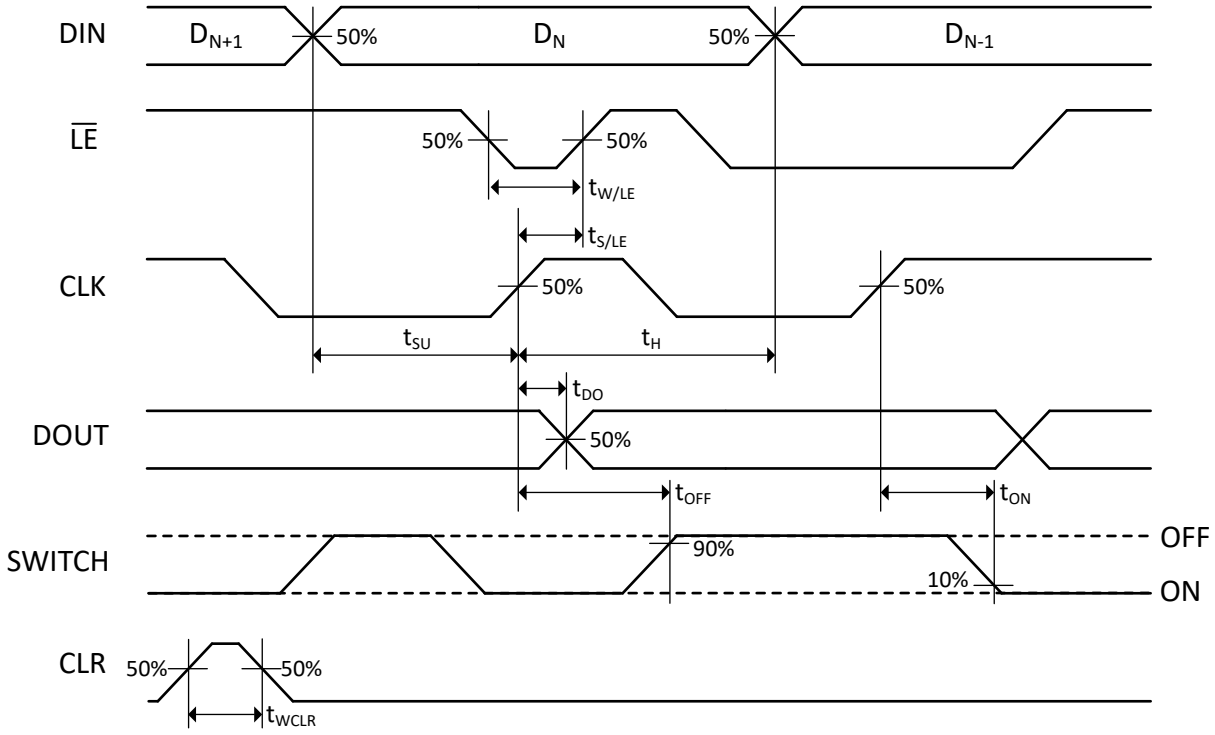


图 5-1. 逻辑时序图

Copyright © 2025 Texas Instruments Incorporated

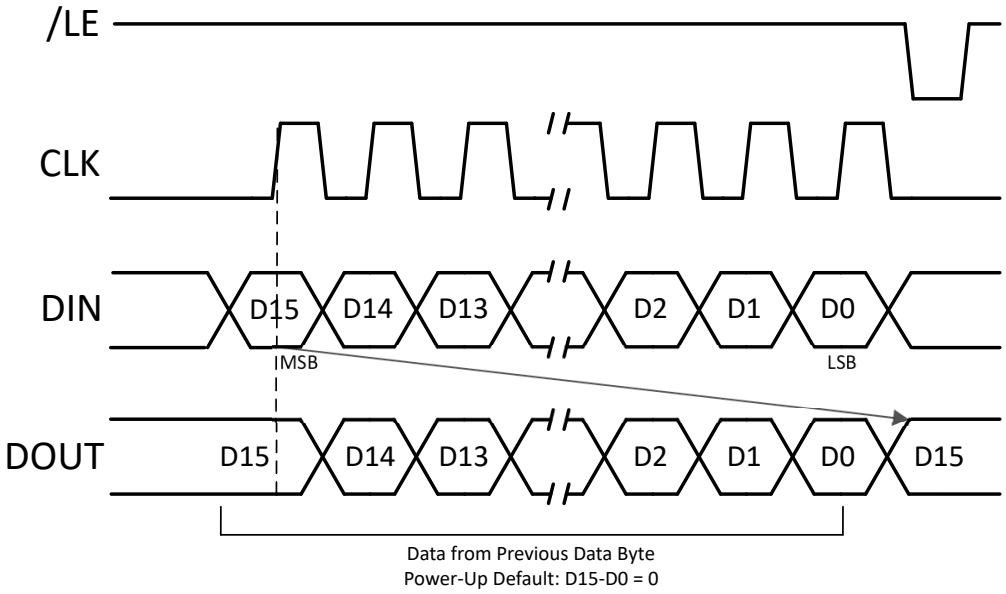

/LE
CLK
DIN
D15
D14
D13
D2
D1
D0
MSB
LSB
DOUT
D15
D14
D13
D2
D1
D0
D15
Data from Previous Data Byte
Power-Up Default: D15-D0 = 0

图 5-2. 锁存使能时序图

5.9 典型特性

在 T_A = 25°C、V_{DD} = 110V、V_{SS} = –110V 且 V_{LL} = 3.3V 下测得（除非另有说明）

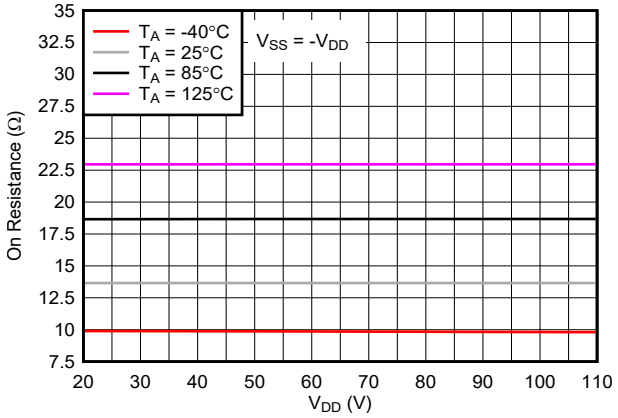


图 5-3. 导通电阻与 V_{DD}/V_{SS} 电源电压间的关系

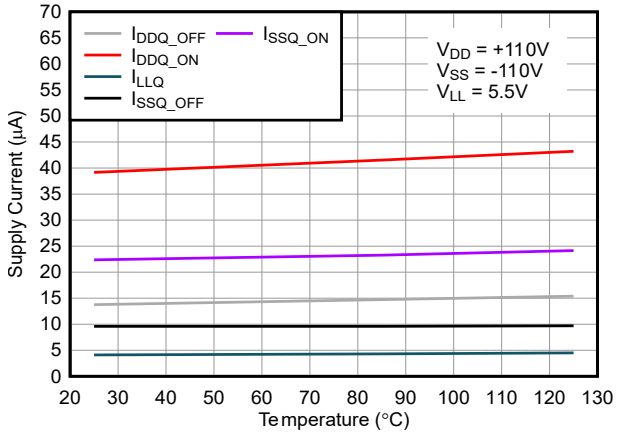


图 5-4. 系统静态电流与温度间的关系

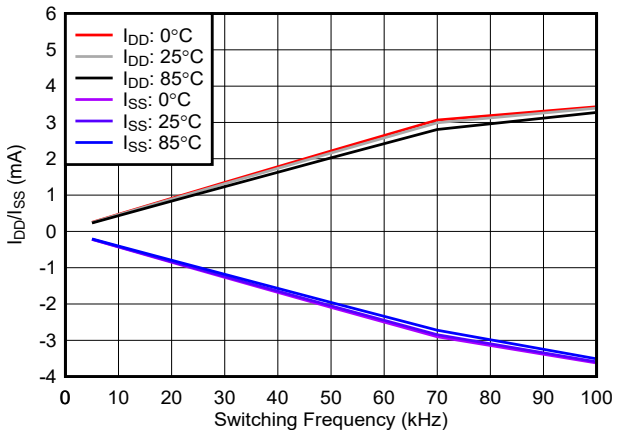


图 5-5. 高电压电源电流与开关频率间的关系

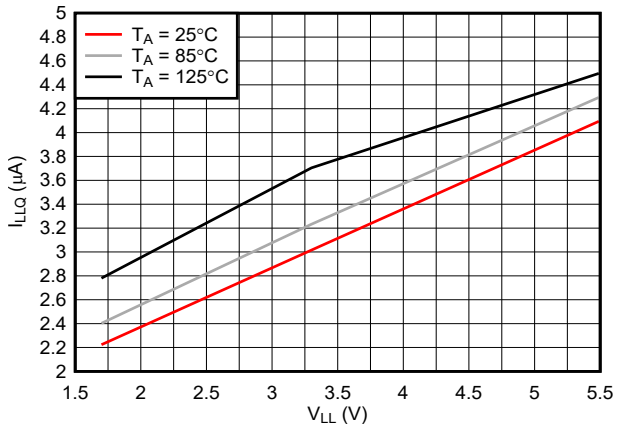


图 5-6. I_{LLQ} 与 V_{LL} 间的关系

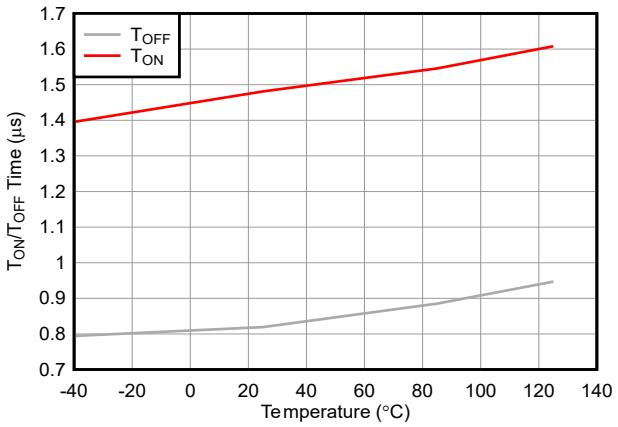


图 5-7. 开启和关闭时间与温度间的关系

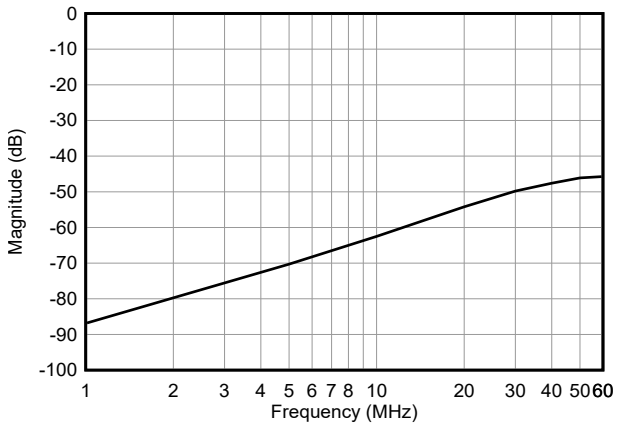


图 5-8. 大信号关断隔离与频率间的关系

Copyright © 2025 Texas Instruments Incorporated

5.9 典型特性（续）

在 T_A = 25°C、V_{DD} = 110V、V_{SS} = –110V 且 V_{LL} = 3.3V 下测得（除非另有说明）

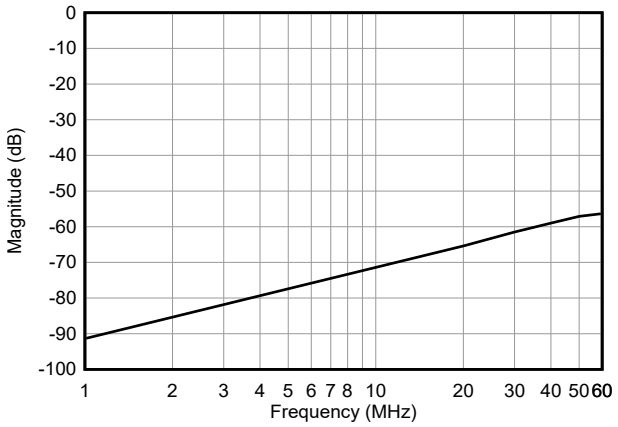


图 5-9. 大信号串扰与频率间的关系

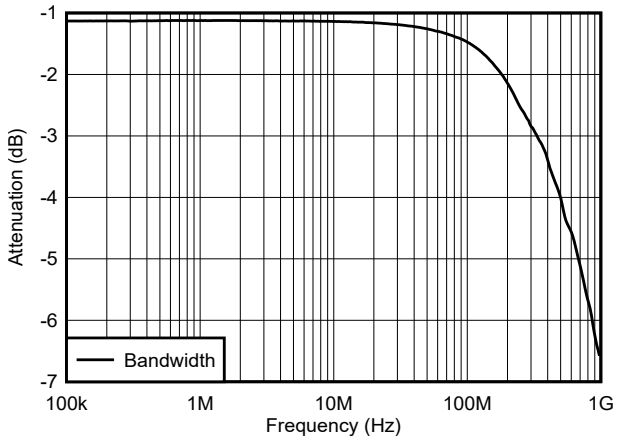


图 5-10. 小信号插入损耗与频率间的关系

Copyright © 2025 Texas Instruments Incorporated

6 参数测量信息

6.1 关断漏电流

在关断状态下，开关有两种类型的漏电流：

1. 源极关断漏电流 $I_{S(OFF)}$：开关关断时流入或流出源极引脚的漏电流。
2. 漏极关断漏电流 $I_{D(OFF)}$：开关断开时流入或流出漏极引脚的漏电流。

图 6-1 展示了用于测量关断漏电流的设置。

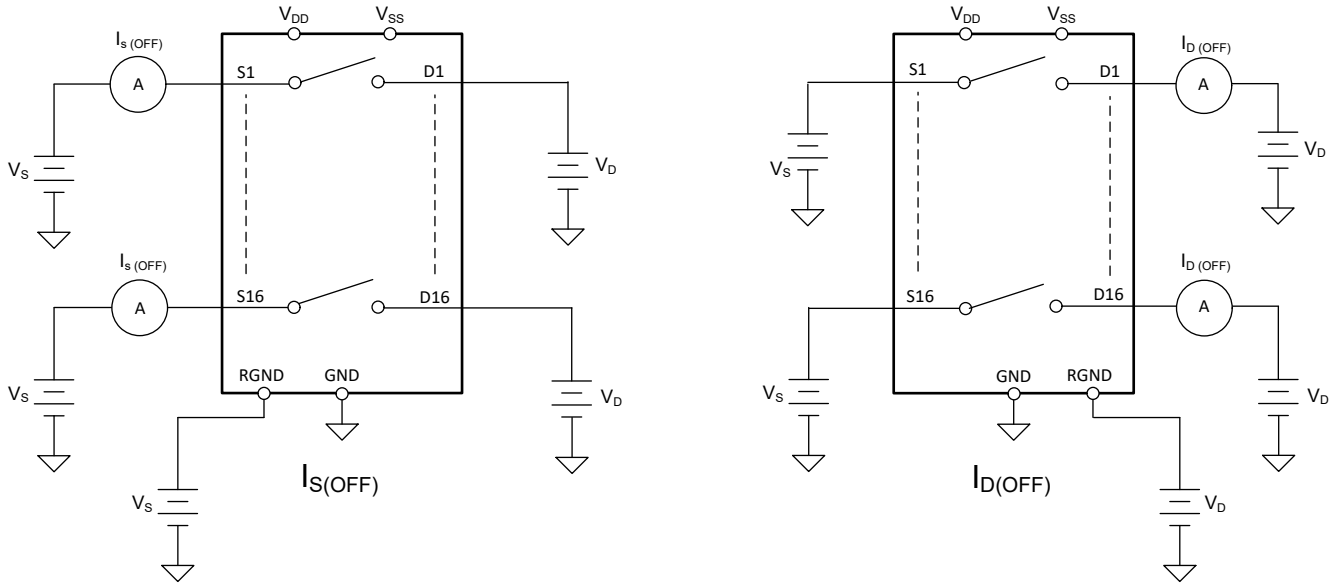


图 6-1. 关断漏电流测量设置

6.2 器件导通/关断时间

关断时间 (t_{OFF}) 定义为 CLK 信号上升到其最终值的 50%后，TMUX9616x 的 Sx 引脚上升到最终值的 90% 所需的时间。导通时间 (t_{ON}) 定义为 CLK 信号上升到其最终值的 50% 后，TMUX9616x 的输出下降到初始值的 10% 所需的时间。图 6-2 显示了用于测量 t_{ON} 和 t_{OFF} 的设置。

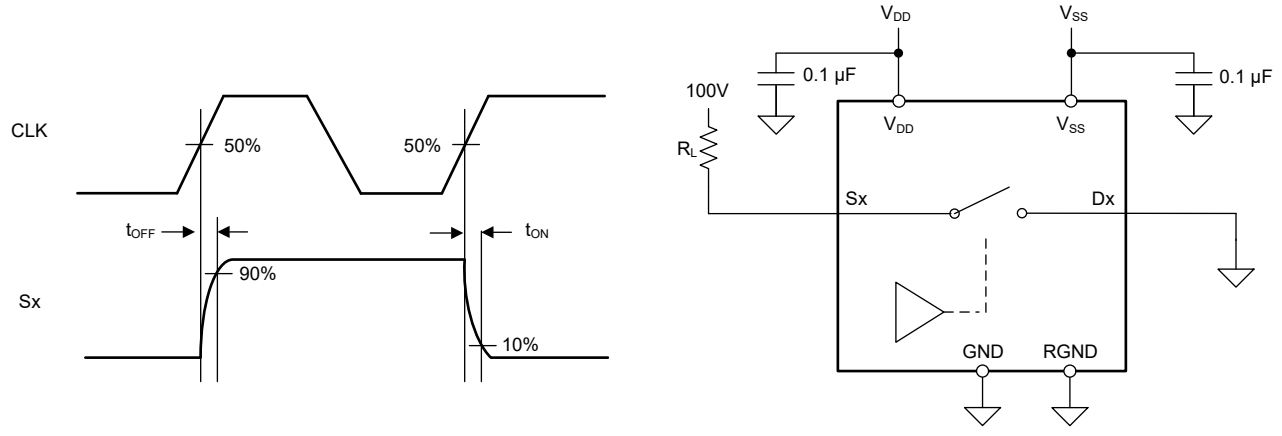
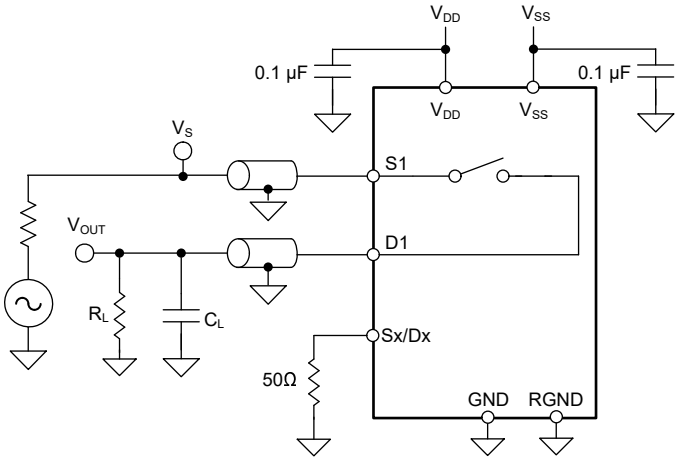


图 6-2. 导通/关断测量设置

Copyright © 2025 Texas Instruments Incorporated

6.3 关断隔离

关断隔离定义为器件漏极引脚 (Dx) 处的信号与关断通道的源极引脚 (Sx) 上施加的信号之比。图 6-3 显示了用于测量关断隔离的设置。

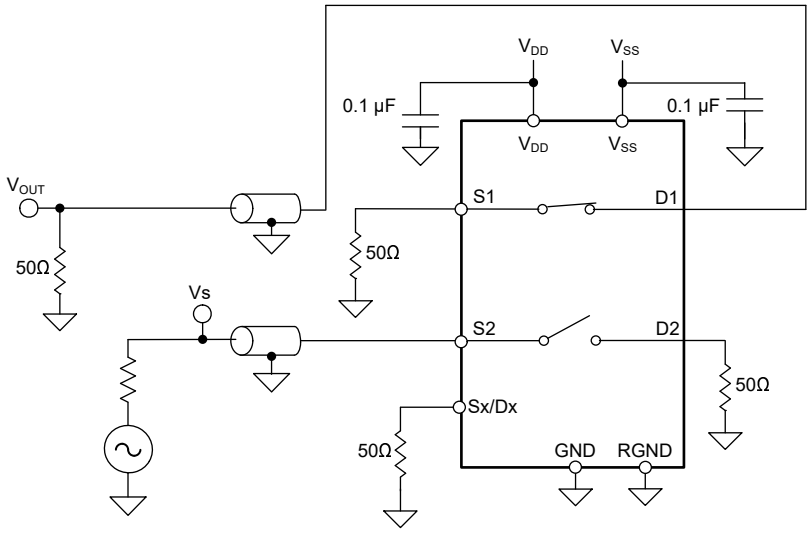


$$O_{ISO} = 20 * Log(\frac{V_{OUT}}{V_S})$$

图 6-3. 关断隔离测量设置

6.4 通道间串扰

串扰（X_{TALK}）定义为导通通道的 Dx 引脚输出信号与关断通道的 Sx 引脚输入信号之比，如图 6-4 所示。



$$X_{TALK} = 20 * Log(\frac{V_{OUT}}{V_S})$$

图 6-4. 串扰测量设置

6.5 输出电压峰值

输出电压峰值（V_{SPIKE} 或 V_{SPK}）是开关通道开启或关闭时输入或输出引脚上出现的瞬态输出电压峰值的幅度。测量 Dx 引脚上的 V_{SPK} 时，将 50Ω 放置在 Dx 引脚上，将 1kΩ 放置在 Sx 引脚上。同样，测量 Sx 引脚上的 V_{SPK} 时，将 50Ω 放置在 Sx 引脚上，将 1kΩ 放置在 Dx 引脚上。图 6-5 展示了用于测量开关 V_{SPK} 的设置。

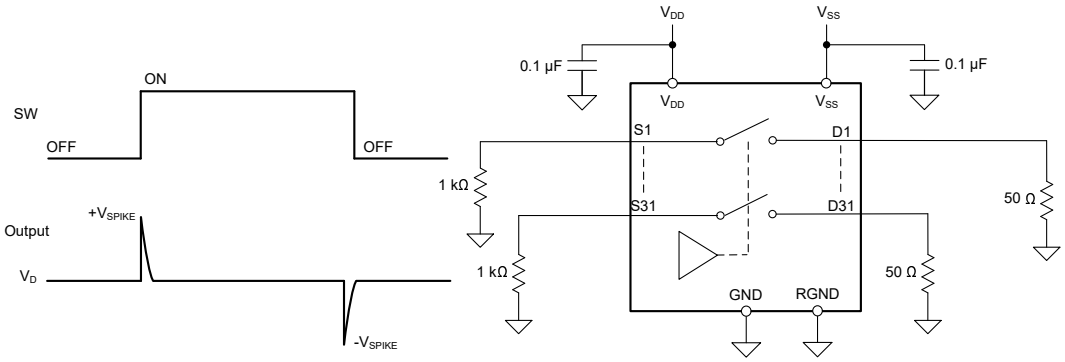


图 6-5. V_{SPK} 测量设置

6.6 开关直流失调电压

开关直流失调电压 (V_{DC_OFFSET}) 是开关通道开启或关闭时 Sx 或 Dx 引脚上可能存在的直流失调偏移电压。图 6-6 显示了用于测量器件 V_{DC_OFFSET} 电压的设置。

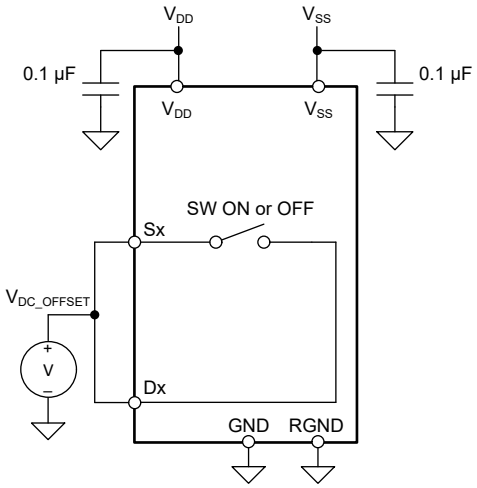


图 6-6. V_{DC_OFFSET} 测量设置

Copyright © 2025 Texas Instruments Incorporated

6.7 隔离二极管电流

开关峰值隔离二极管电流 (I_{SWPK_DIODE}) 是每个通道上的隔离二极管可以承受的最大峰值电流。图 6-7 显示了用于测量 I_{SWPK_DIODE} 的设置。

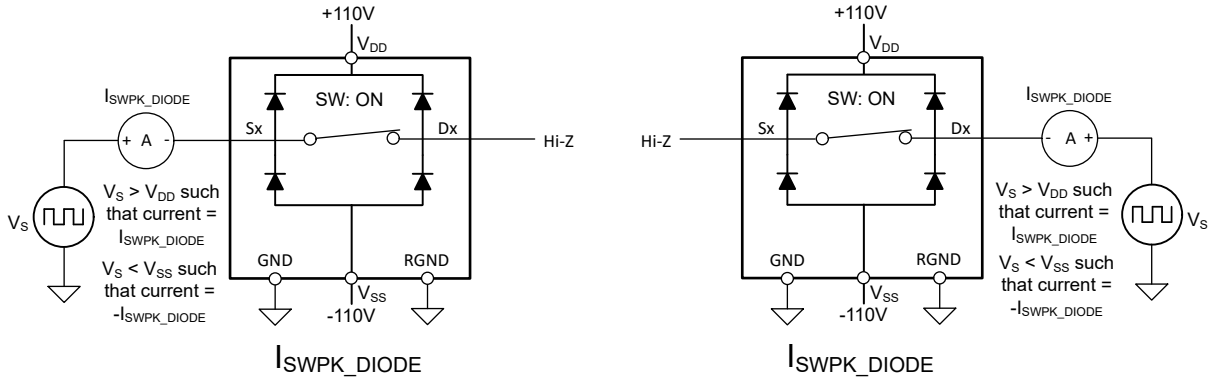


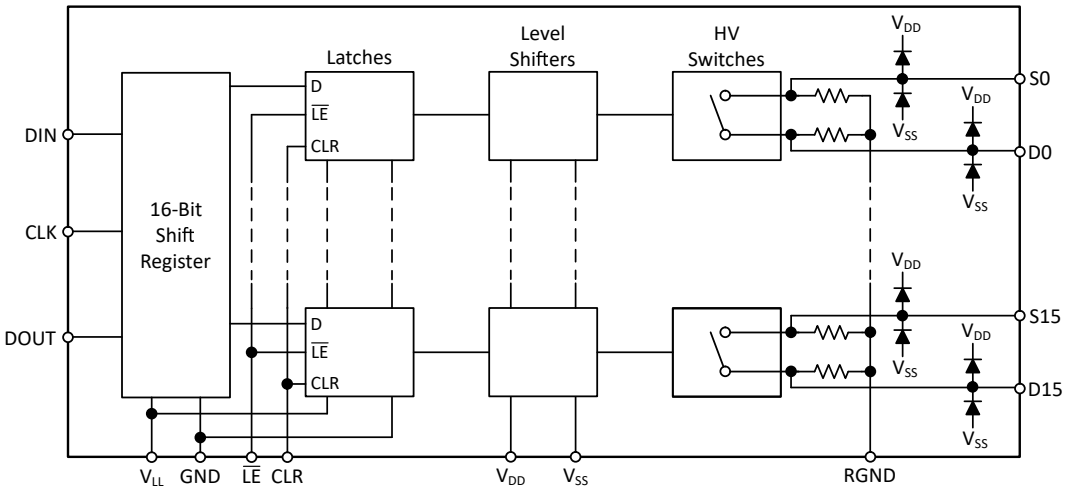
图 6-7. 隔离二极管电流测量设置

7 详细说明

7.1 概述

TMUX9616x 是一款具有闩锁效应抑制的 16 通道、低电阻、低电容、高电压模拟开关集成电路 (IC)。每个器件均具有 16 个独立可选的 1:1 单极单投 (SPST) 开关通道。该器件可在高达 ±110V 的双电源下正常工作。在建议的电源电压范围内还支持非对称电源偏置。TMUX9616x 可支持源极 (Sx) 和漏极 (Dx) 引脚上 V_{SS} 到 V_{DD} 范围的双向模拟和数字信号。TMUX9616x 还在其源极 (Sx) 和漏极 (Dx) 引脚上集成了泄放电阻器，以对容性负载进行放电，如压电式传感器。

7.2 功能方框图



7.3 特性说明

7.3.1 宽输入信号范围（最高 ±110V，220V V_{PP}）

TMUX9616x 可传递最高 ±110V (220V V_{PP}) 的 V_{DD}/V_{SS} 宽输入信号范围，这非常有用，因为许多高压发送器设计为传输最高 ±100V 的电压。出于几个原因，TMUX9616x 提供的额外余量（高于 ±100V 的部分）对于在最高 ±100V 的系统中运行高压发送器至关重要。首先，对于高压电源多路复用器 (±110V V_{DD}/V_{SS})，通常当 V_S 引脚接近 V_{DD} 引脚时 ($V_S > V_{DD}$ - (5V 至 10V))，开关的 R_{ON} 开始快速增加。当 V_S 接近 V_{DD} 时，R_{ON} 发生较大变化，这会导致系统的谐波失真性能降低（HD2PC 等）。将高电压电源设置为比脉冲发生器工作电压高 10V，可使 V_S 保持 ≤ (V_{DD} - 10V)，从而使开关保持在用于预期 TX 信号的平坦 R_{ON} 工作区域中，从而大大改进系统谐波失真性能。

其次，系统中的各种系统寄生效应（甚至有意添加的调谐电感器）和传输线反射（由于电缆、长 PCB 布线等原因）可能会导致 TMUX9616x 接收的最大电压临时峰值高于高压变送器的 ±100V 最大输出电压。在电压容差（根据*建议运行条件*，最高 VDD = +110V 和 VSS = -110V）高于高压变送器的系统中使用高压多路复用器，这对于能够在高压变送器的最大电压输出能力下运行系统至关重要。

7.3.2 双向运行

该器件从源极 (Sx) 到漏极 (Dx) 或从漏极 (Dx) 到源极 (Sx) 的导电性能同样出色。每个信号路径在两个方向上都具有非常相似的特性。

Copyright © 2025 Texas Instruments Incorporated

7.3.3 器件数字逻辑控制

TMUX9616x 由一个 16 位移位寄存器的 SPI 接口和一个 CLR 引脚控制。SPI 接口的运行速度可达到 72MHz。它也可以在 1.8V - 5V 逻辑电平下运行（由逻辑电源 V_{LL} 设置）。DIN 引脚将接收 16 位寄存器的数据，CLK 将接收时钟信号。数据在 DIN 引脚移入，最高有效位 (MSB) 优先。使用 DIN 和 CLK 将 16 位写入移位寄存器后，接着使用 $\overline{LE}$ 锁存移位寄存器中的开关状态，以更改模拟中开关的状态。开关将在 $\overline{LE}$ 引脚的上升沿保持其当前状态。当 $\overline{LE}$ 为高电平时，移位寄存器的更新不再改变 16 个开关的状态，直至 $\overline{LE}$ 再次变为低电平。当 $\overline{LE}$ 为低电平时，移位寄存器数据流经锁存器，16 个开关的状态将随着移位寄存器的更新而改变。

TMUX9616x 16 位移位寄存器可用于菊花链模式。这通过将第一个 TMUX9616x 器件的 DOUT 引脚连接至链中下一 TMUX9616x 器件的 DIN 引脚来实现。菊花链中的所有 TMUX9616x 器件将共享同一源 CLK 信号（菊花链中每个器件的 CLK 引脚将短接在一起）。DOUT 是移位寄存器第 16 位的数据输出引脚，这是由 16 个时钟周期移位的 DIN 时钟数据。链中每个器件的 $\overline{LE}$ 引脚将使用同一 $\overline{LE}$ 源短接到一起。

假设菊花链中有 N 个 TMUX9616x 器件，则写入移位寄存器的标准方法是，对应于菊花链中的每个开关写入 16 * N 位数据，且 $\overline{LE}$ 设置为高电平。将所有 16 * N 位数据写入移位寄存器后，$\overline{LE}$ 将变为低电平脉冲并持续至少 t_{WLE}，以将菊花链中 16 * N 个开关的状态更新为移位寄存器中记录的新状态。然后，$\overline{LE}$ 再次设为高电平，这样在接下来的 16 * N 位写入移位寄存器之前，开关的状态不会改变（$\overline{LE}$ 在 16 * N 位数据写入后再次变为低电平脉冲）。

当置为高电平有效时，CLR 引脚会使 TMUX9616x 中的所有 16 个开关关断，而无论 16 位移位寄存器中位的状态如何。当 CLR 引脚置为低电平有效时，开关将再次使用移位寄存器设置其值。

有关移位寄存器编程和各开关逻辑状态的更多详细信息，请参阅*器件逻辑表*部分。有关使用正确的数字时序对移位寄存器进行编程的更多详细信息，请参阅*时序图*部分和*数字时序*表。有关菊花链模式下可实现的最大速度（取决于器件配置）的更多详细信息，请参阅*开关特性*表。图 7-1 展示了有关如何在菊花链模式下连接 TMUX9616x 器件的更多详细信息。

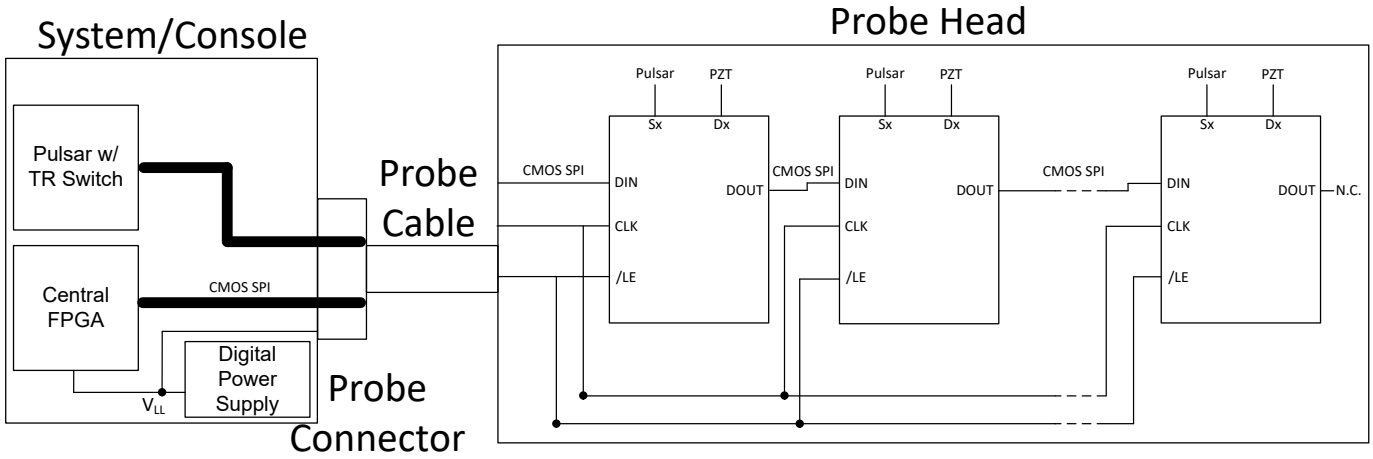


图 7-1. 菊花链系统方框图

7.3.4 器件构造可实现闩锁效应抑制

闩锁是在电源引脚和接地之间创建低阻抗路径的情况。这种情况由触发器（电流注入或过压）引起，一旦激活，即使触发器不再存在，低阻抗路径也仍然存在。该低阻抗路径可能会因电流电平过高而导致系统混乱或巨大损坏。闩锁情况通常需要下电上电来消除低阻抗路径。

TMUX9616x 采用基于绝缘体硅 (SOI) 的工艺制造，在每个 CMOS 开关的 PMOS 和 NMOS 晶体管之间添加了氧化层，用于防止形成寄生结构。氧化层也称为绝缘沟道，可防止因过压、快速电压压摆率和电流注入而触发闩锁效应事件。闩锁效应抑制使得 TMUX9616x 能够在恶劣的环境中使用。请参阅*使用闩锁效应抑制多路复用器帮助改善系统可靠性*，了解有关闩锁效应抑制的更多信息。

7.4 器件功能模式

7.4.1 正常模式

在正常模式运行中，TMUX9616x 由其数字逻辑控制，*器件数字逻辑控制* 部分对此进行了详细说明。介绍。在正常模式下，开关可用于传递高电压 ±110V 信号（从 V_{SS} 到 V_{DD} 的信号）。有关器件在正常模式下运行的更多详细信息，请参阅*特性说明* 和*器件逻辑表* 部分。

7.4.2 器件上电

TMUX9616x 将在 V_{LL}、V_{DD} 和 V_{SS} 达到其最终电压时上电。V_{LL}、V_{DD} 和 V_{SS} 可以按任何顺序上电（没有电源时序要求）。在 V_{LL}、V_{DD} 和 V_{SS} 均上电之前，器件数字逻辑控制不会接收更新。此外，在 V_{LL}、V_{DD} 和 V_{SS} 上电后，系统 FPGA 或控制器应至少等待 500 µs，直至写入器件数字逻辑控制。有关器件数字逻辑控制的更多详细信息，请参阅*器件数字逻辑控制* 部分。

上电时，所有 16 个开关均 TMUX9616x 处于关断状态。

7.5 器件逻辑表

表 7-1. 器件逻辑表 (1) (2) (3) (4) (5) (6) (7)

输入						输出			
D0	D1	...	D15	$\overline{LE}$	CLR	SW0	SW1	...	SW15
0	—	...	—	L	L	OFF	—	...	—
1	—		—	L	L	ON	—		—
—	0		—	L	L	—	OFF		—
—	1		—	L	L	—	ON		—
—	—		—	L	L	—	—		—
—	—		—	L	L	—	—		—
—	—		0	L	L	—	—		OFF
—	—		1	L	L	—	—		ON
X	X	X	X	H	L	保持先前状态			
X	X	X	X	X	H	OFF	OFF	OFF	OFF

(1) 所有 16 个开关均独立运行。
(2) 串行数据在 CLK 信号的上升沿传入。数据在 DIN 引脚移入，最高有效位 (MSB) 优先。
(3) 开关将在 $\overline{LE}$ 引脚的上升沿保持其当前状态。当 $\overline{LE}$ 引脚为高电平时，移位寄存器的更新不再改变 16 个开关的状态，直至 $\overline{LE}$ 引脚再次变为低电平。当 $\overline{LE}$ 为低电平时，移位寄存器数据流经锁存器。
(4) 如果 $\overline{LE}$ 引脚为高电平，则移位寄存器时钟对开关状态没有影响。
(5) DOUT 是 16 位移位寄存器的数据输出引脚，用于以菊花链形式将多个多路复用器连接在一起。它是由 16 个时钟周期移位的 DIN 时钟数据。
(6) CLR 输入将覆盖所有其他输入。
(7) 当 $\overline{LE}$ = H 或 CLR = H 时，如果 CLK 引脚仍接收到有效时钟信号，则 DIN 仍将起作用并将数据输入至移位寄存器，DOUT 仍将输出移位寄存器上的内容。不过，当 $\overline{LE}$ = H 或 CLR = H 时，模拟开关的状态不再取决于移位寄存器的内容，而是根据此逻辑表获取状态。

Copyright © 2025 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

TMUX9616x 是一款具有闩锁效应抑制的 16 通道低谐波失真、低电阻、低电容、高电压模拟开关集成电路 (IC)。每个器件均具有 16 个独立可选的 1:1 单极单投 (SPST) 开关通道。该器件可支持高达 ±110V 的高电压电源和信号。它采用适用于 16 通道 SPST 多路复用器的常用引脚对引脚 (P2P) 48 引脚 QFP 封装。因此，在具有固定尺寸、需改进系统谐波失真性能的设计中，TMUX9616x 是理想选择。此外，当应用可能需要引线式封装时，TMUX9616x 也是一个很好的解决方案。

8.2 典型应用

图 8-1 显示了多种超声波应用中的多路复用器配置。两个 TX7516 用于提供 32 个 TX/RX 通道，8 个 TMUX9616x 用于将 32 个 TX/RX 通道多路复用到 128 个压电式 (PZT) 元件，实现 4:1 多路复用器配置。FPGA 使用 SPI 控制 TX7516 和 TMUX9616x。

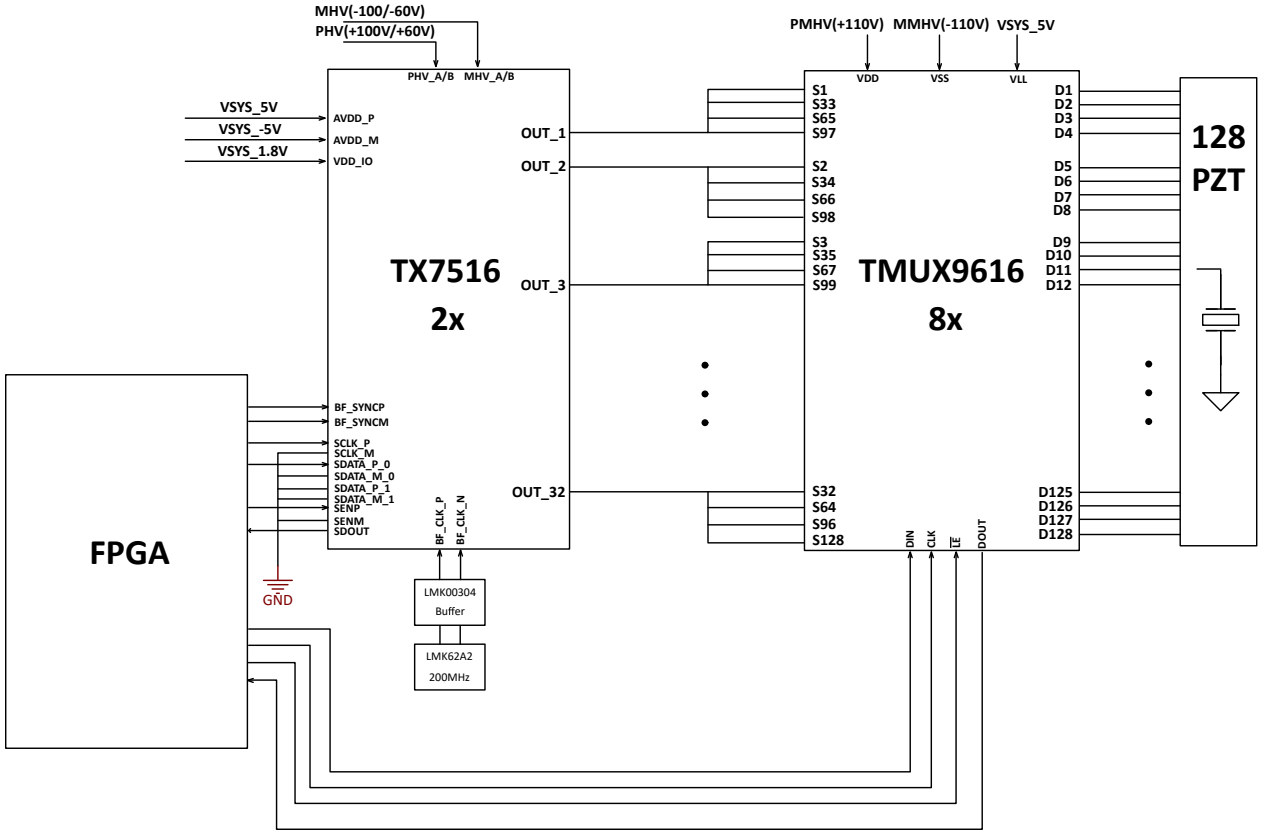


图 8-1. TMUX9616x 应用原理图

8.2.1 设计要求

表 8-1. 设计参数

参数	值
正模拟电源 (V_{DD}) TMUX9616x	+110V

表 8-1. 设计参数（续）

参数	值
负模拟电源 (V_{SS}) TMUX9616x	-110V
逻辑电源 (V_{LL}) TMUX9616x	5V
脉冲发生器电源 A (PHV_A/MHV_A) TX7516	+100V/-100V
脉冲发生器电源 B (PHV_B/MHV_B) TX7516	+60V/-60V
模拟信号支持 TMUX9616x	±110V
支持的最大 SPI 速度 TMUX9616x	72MHz
系统级 HD2PC 目标要求	≥40dB
系统级 HD1PC 目标要求	≥40dB
系统测试负载	100Ω || 100pF

8.2.2 详细设计过程

图 8-1 显示了各种超声波应用中的系统配置。TX7516 具有两个电源轨 A (PHV_A/MHV_A) 和 B (PHV_B/MHV_B)，支持在多个 TX 电平之间切换以实现 3 电平模式，并支持在 5 电平模式下进行传输。每个电源通道（A 或 B）都可以提供最高 2A 的输出电流，并且两个通道可以并行工作以实现 4A 输出模式。两个 TX7516 用于提供 32 个 TX 通道，八个 TMUX9616x 用于将 32 个 TX 通道多路复用到 128 个 PZT 元件（4:1 多路复用器配置）。电源 A 将在 ±100V 下进行传输，电源 B 将在 ±60V 下进行传输。

要实现良好的图像质量，一项非常重要的系统级要求是 HD2PC 和 HD1PC 需要 ≥40dB（谐波失真脉冲消除）。包括 TX7516 脉冲发生器和 TMUX9616x 多路复用器在内的整个系统必须输出 ≥40dB 的 TX 信号。TX7516 是一款具有出色输出信号性能的脉冲发生器，其性能高于 ≥40dB 的目标。此外，TMUX9616x 是一款出色的多路复用器，对 HD2PC/HD1PC 性能的影响很小，在许多情况下可以忽略不计，可以保持高输出信号性能以获得良好的图像质量，同时还允许增加系统中 PZT 元件的数量，而不增加脉冲发生器 TX 通道数量。

首先执行的示例系统用例使用了具有 TMUX9616x EVM 的 TX7516EVM，移除了 TMUX9616x 并替换为直通连接。其后执行的同一系统级用例移除了直通连接，并将 TMUX9616x 添加回信号路径。对于此系统用例中的 ±100V 脉冲发生器电源，在 3 电平模式下以 5MHz 传输 5 个周期且测试负载为 100Ω || 100pF，TX7516 单独执行，HD2PC 为 49dB，HD1PC 为 67dB。对于相同用例，将 TMUX9616x 添加到信号路径中，系统执行时，HD2PC 为 54dB、HD1PC 为 60dB。因此，在该用例中，TMUX9616x 对系统级 HD2PC/HD1PC 性能的影响可以忽略不计；TX7516 本身以及 TX7516 和其信号路径中的 TMUX9616x 以远高于 40dB 的 HD2PC/HD1PC 性能水平运行。

有关 TX7516 和 TMUX9616x 在多个电源电平下的 HD2PC 和 HD1PC 性能的更多详细信息，请参阅*应用曲线*。此外，还在时域和频域中绘制了一些示例用例以供观察。

Copyright © 2025 Texas Instruments Incorporated

8.2.3 应用曲线

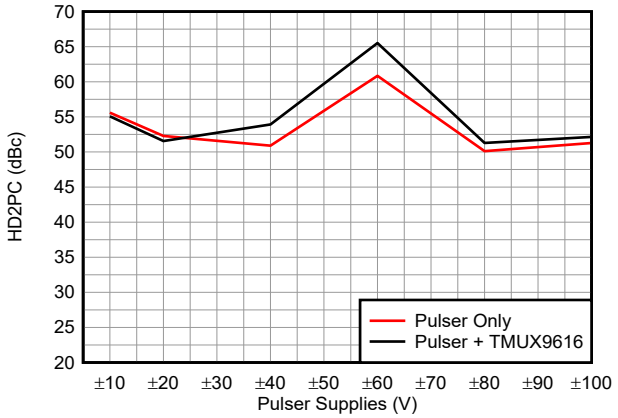


图 8-2. HD2PC TMUX9616 输入，5MHz，5 个周期，100Ω || 100pF 负载

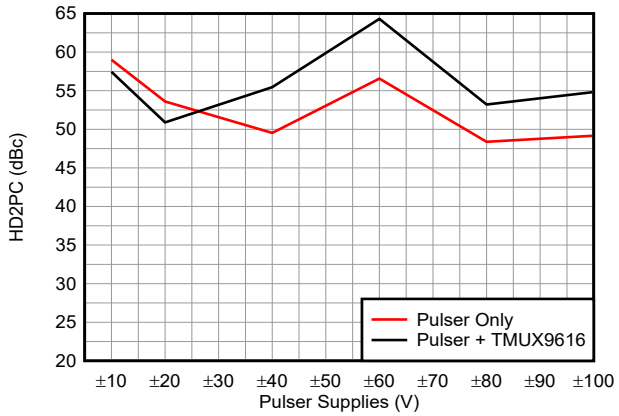


图 8-3. HD2PC TMUX9616 输出，5MHz，5 个周期，100Ω || 100pF 负载

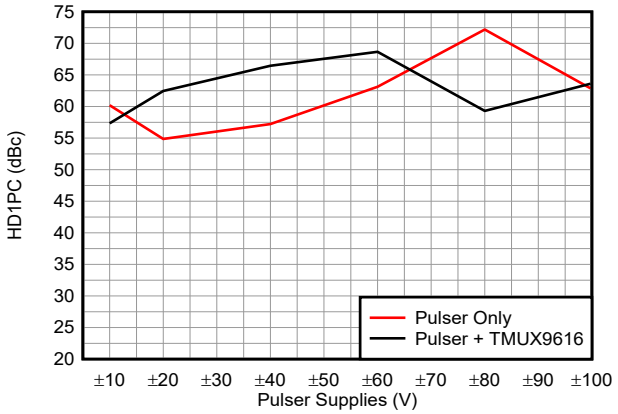


图 8-4. HD1PC TMUX9616 输入，5MHz，5 个周期，100Ω || 100pF 负载

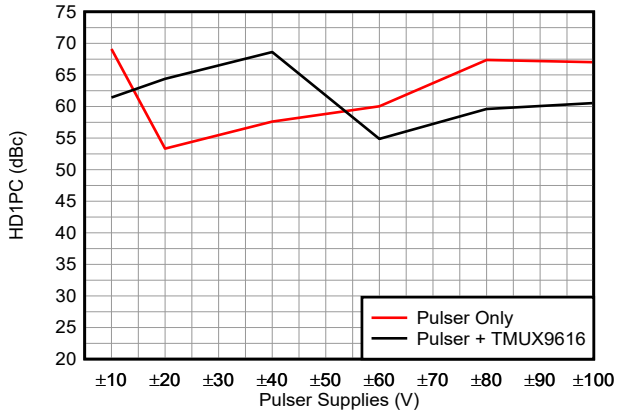


图 8-5. HD1PC TMUX9616 输出，5MHz，5 个周期，100Ω || 100pF 负载

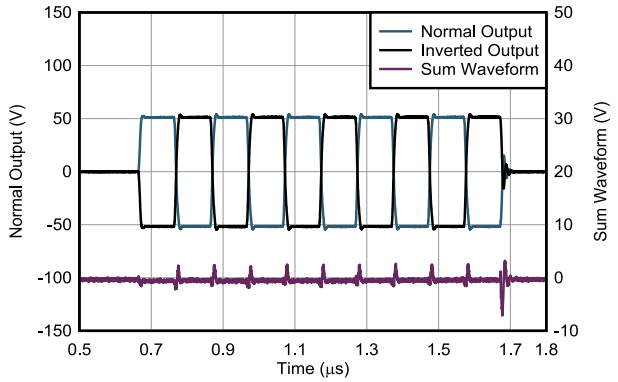


图 8-6. 仅脉冲发生器，多路复用器输入侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

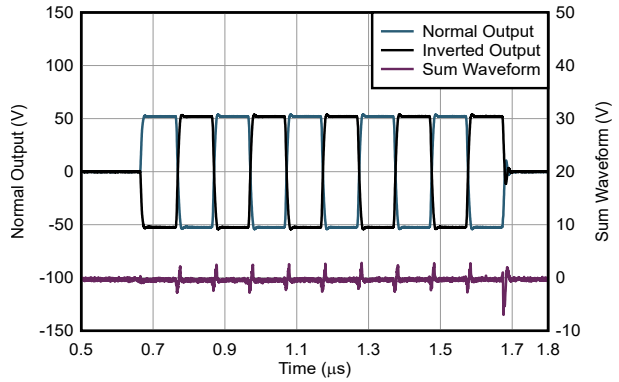


图 8-7. 仅脉冲发生器 + TMUX9616，多路复用器输入侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

Copyright © 2025 Texas Instruments Incorporated

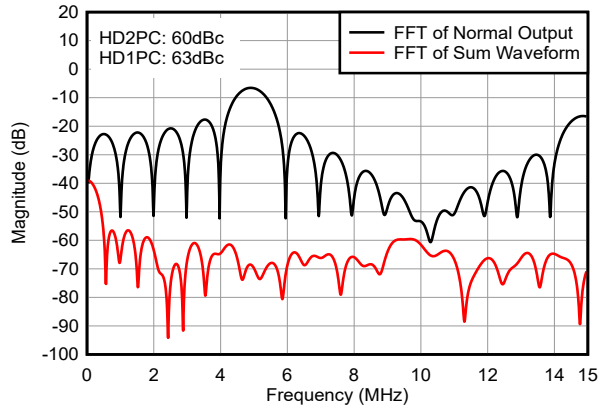


图 8-8. 仅脉冲发生器，多路复用器输入侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

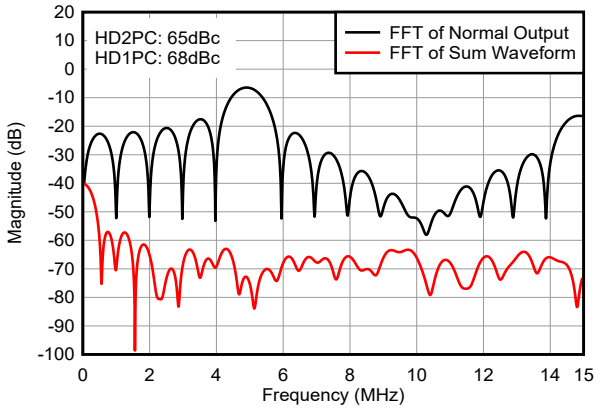


图 8-9. 仅脉冲发生器 + TMUX9616，多路复用器输入侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

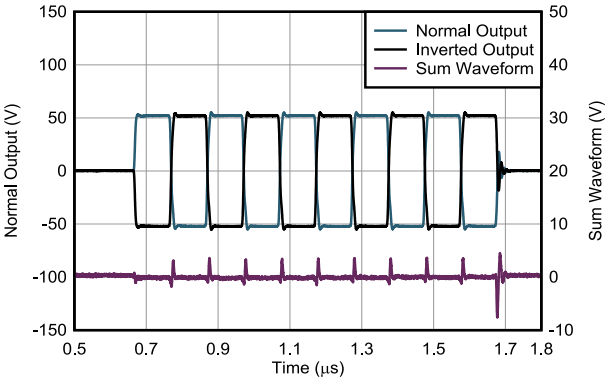


图 8-10. 仅脉冲发生器，多路复用器输出侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

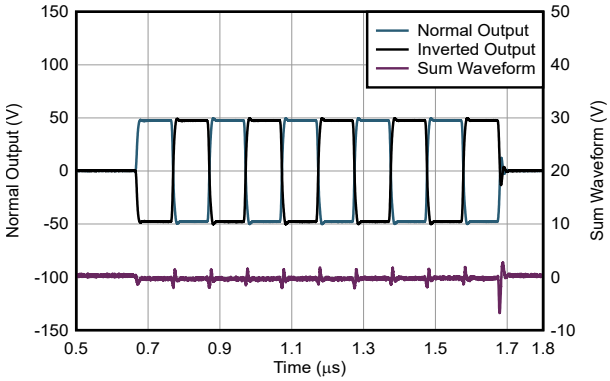


图 8-11. 仅脉冲发生器 + TMUX9616，多路复用器输出侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

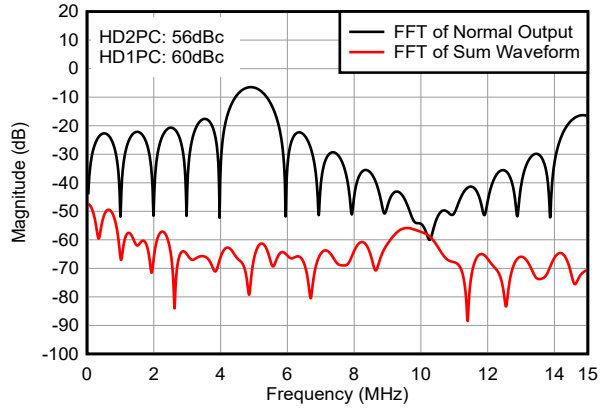


图 8-12. 仅脉冲发生器，多路复用器输出侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

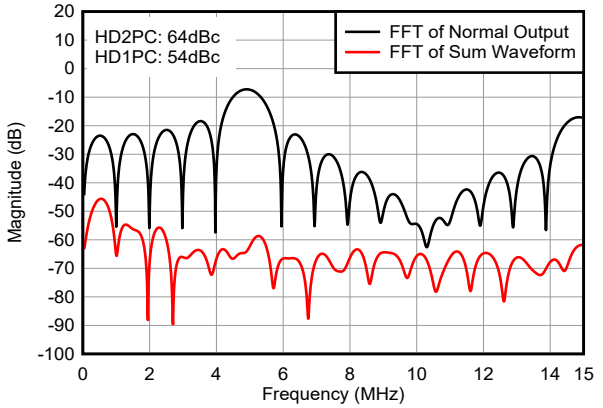


图 8-13. 仅脉冲发生器 + TMUX9616，多路复用器输出侧，±60V 脉冲发生器电源，5MHz，5 个周期，100Ω || 100pF 负载

Copyright © 2025 Texas Instruments Incorporated

8.3 电源相关建议

TMUX9616x 支持 ±110V 宽信号范围（从 V_{SS} 到 V_{DD} 的信号）。建议在 V_{DD} 引脚至接地之间和 V_{SS} 引脚至接地之间使用一个至少 0.1µF 的电源去耦电容器。还建议为逻辑电源 V_{LL} 使用至少 0.1µF 的电源去耦电容器（V_{LL} 引脚至接地之间）。对于 V_{DD}、V_{SS} 和 V_{LL} 电源引脚，TMUX9616x EVM 并联使用 0.1µF 电容器与 1µF 电容器。

在 V_{DD}、V_{SS} 和 V_{LL} 电源之间没有特定的电源时序要求。

8.4 布局

8.4.1 布局指南

以下图像显示了采用 TMUX9616x 的 PCB 布局示例。一些关键的考虑因素如下：

- 为实现可靠运行，在 V_{DD} 和 V_{SS} 与 GND 之间至少连接一个最低 0.1µF 的去耦电容器。TMUX9616 EVM 并联使用 0.1µF 电容器与 1µF 电容器。建议将容值最低的电容器尽可能靠近引脚放置。确保电容器额定电压足以满足电源电压要求。
- 尽可能缩短输入线路。
- 使用实心接地层有助于散热和降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字引线与模拟引线交叉，仅在必要时以垂直交叉方式布线。

8.4.2 布局示例

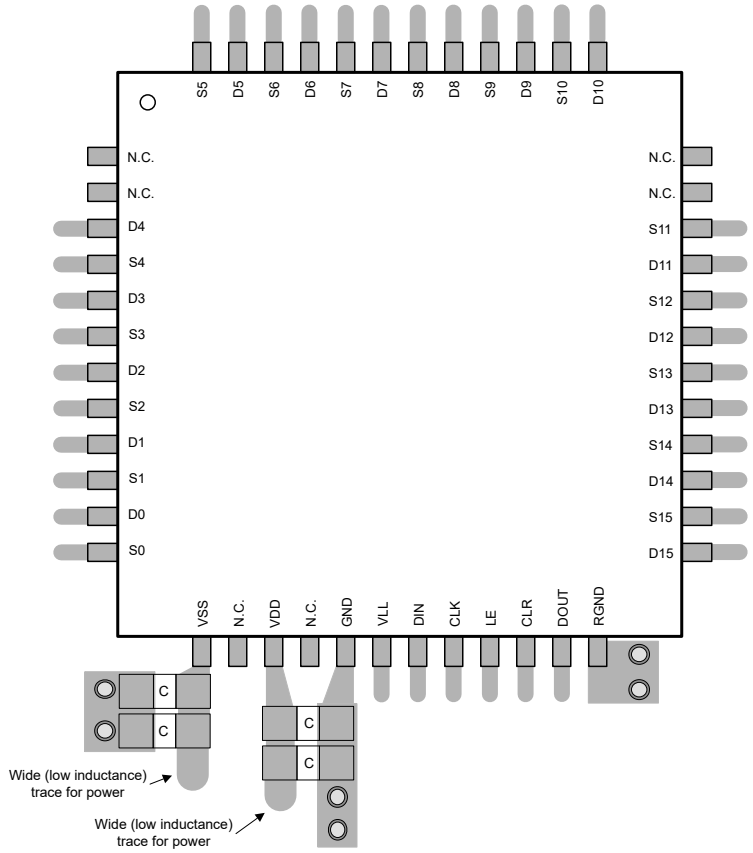


图 8-14. TMUX9616 布局示例

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*使用闩锁效应抑制多路复用器帮助改善系统可靠性*

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (September 2023) to Revision A (December 2024)	Page
• 添加了 TMUX9616N	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMUX9616PTR	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	TM9616
TMUX9616PTR.Z	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	TM9616

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

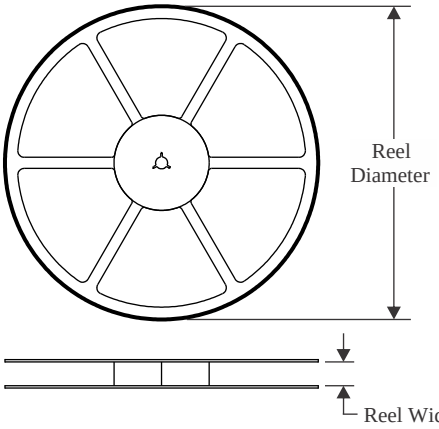
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

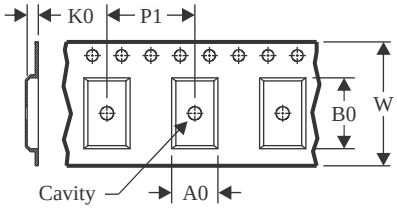
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

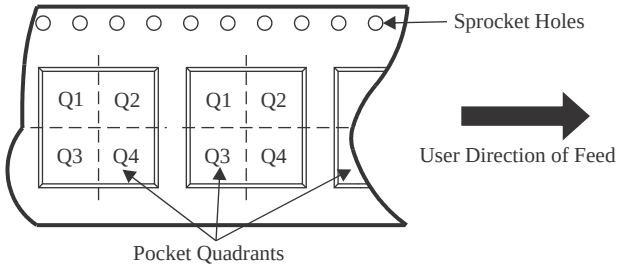


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

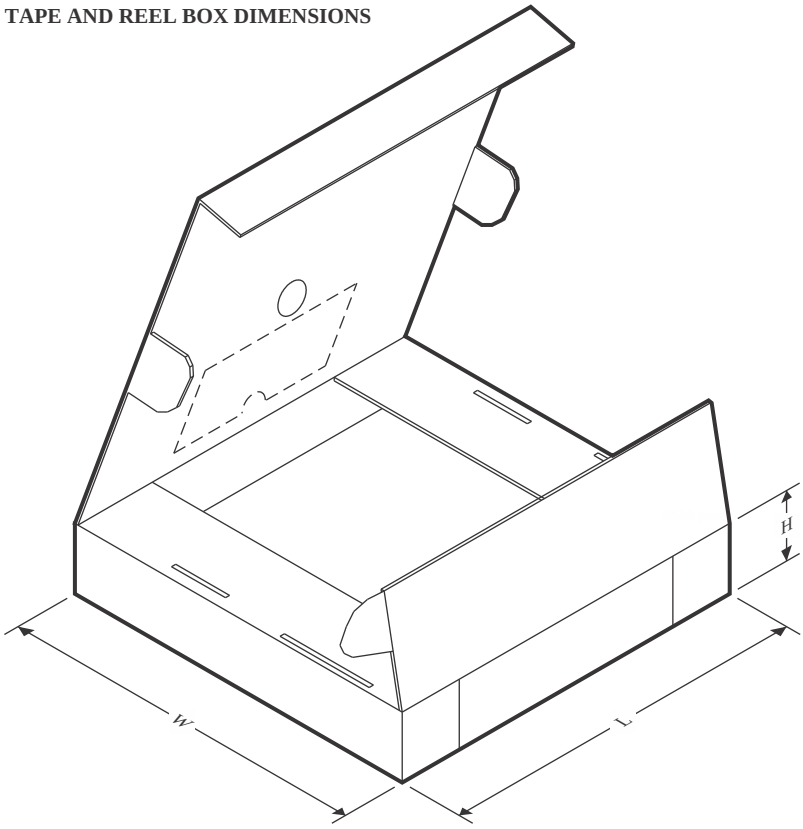
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX9616PTR	LQFP	PT	48	1000	330.0	16.4	9.6	9.6	1.9	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

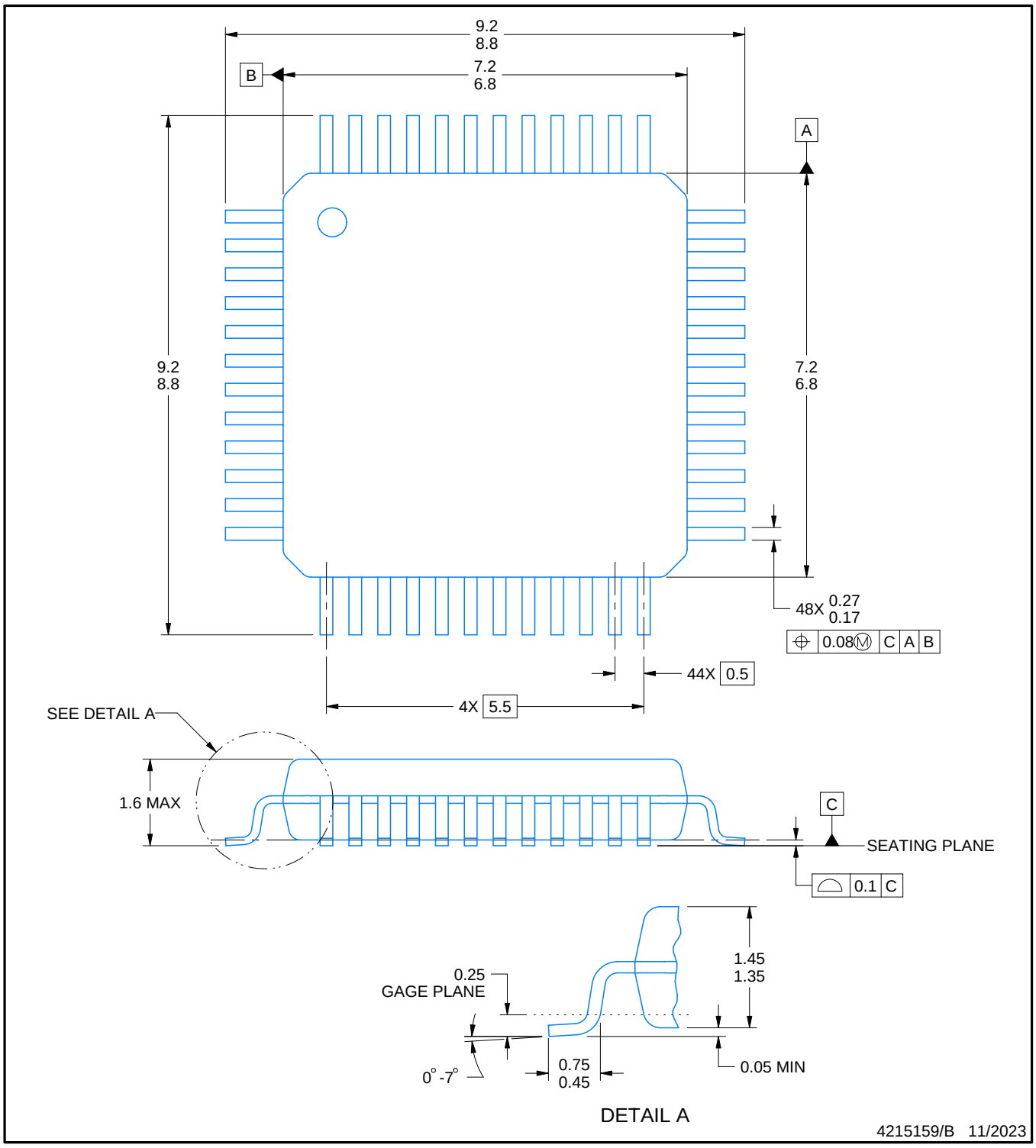
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX9616PTR	LQFP	PT	48	1000	336.6	336.6	31.8

PACKAGE OUTLINE

PT0048A

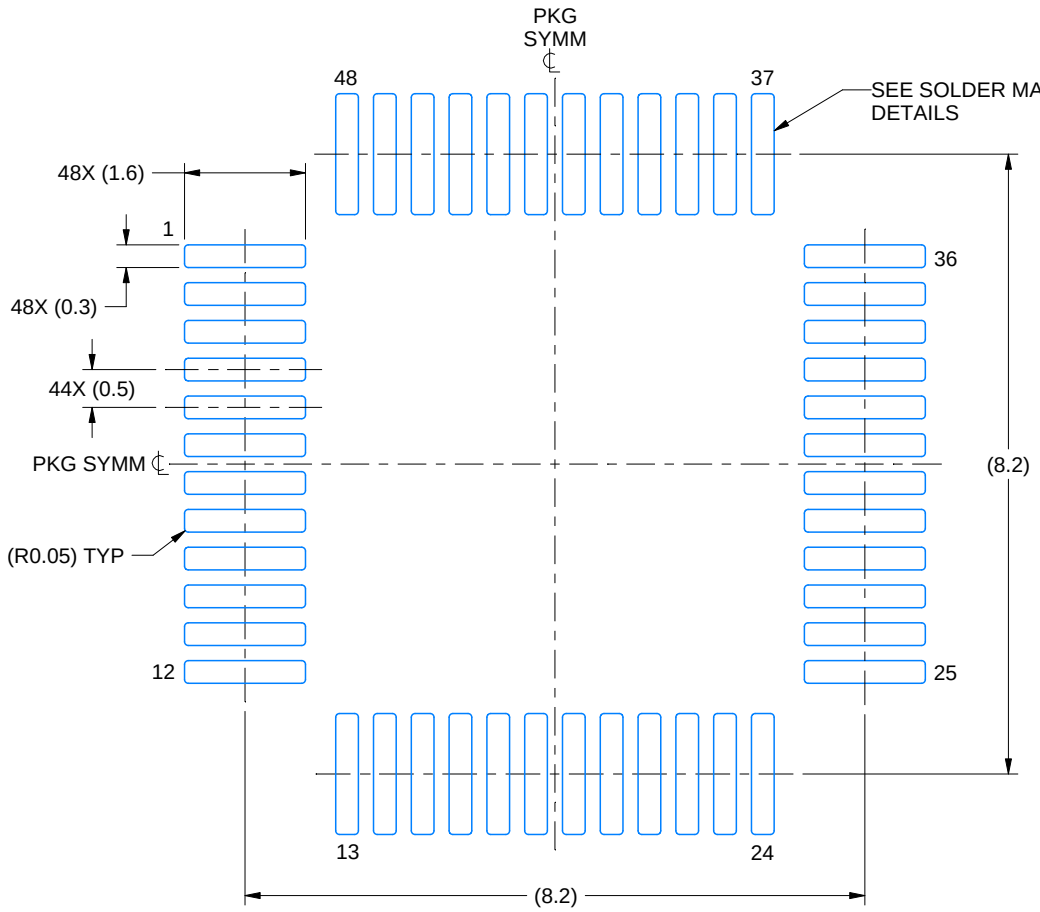
LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK

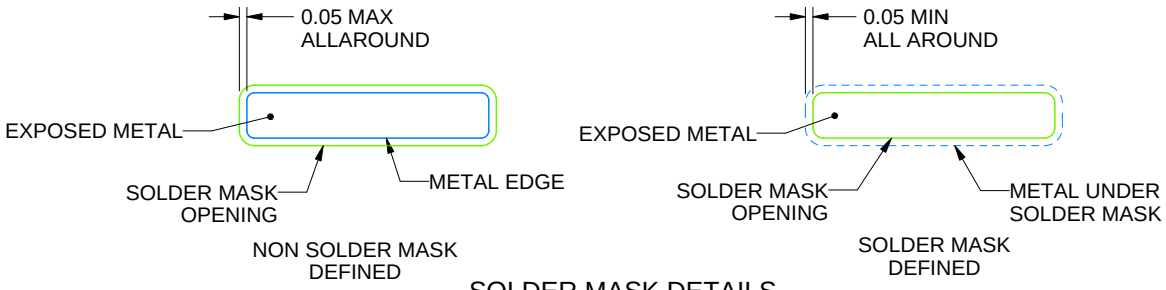


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads conected to the die pads.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE 10.000

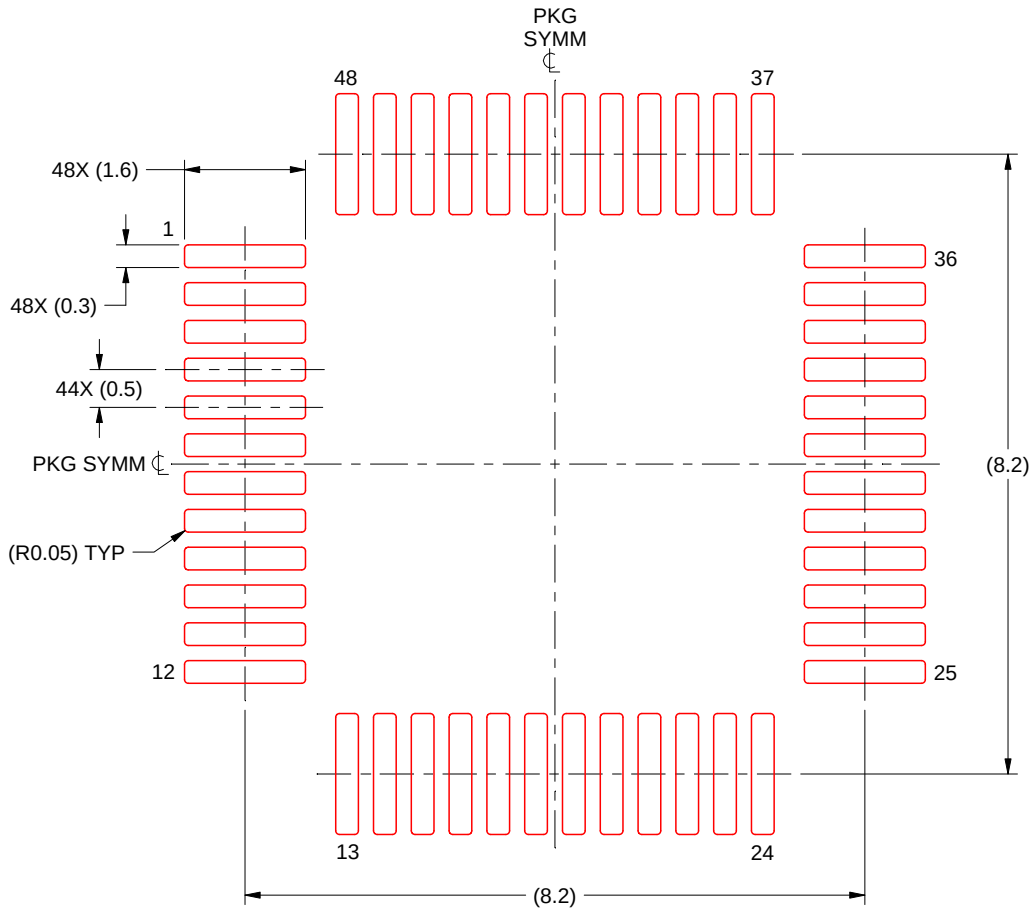


SOLDER MASK DETAILS

4215159/B 11/2023

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

4215159/B 11/2023

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司