

1 产品特性

- 集成模拟信号输入的D类功率放大器
- 功率放大器开环增益大于60dB
- 高低压侧均集成过流保护电路，并具有自恢复功能
- 外置5V参考电压输出，低压侧过流保护阈值可编程
- 保护信号持续时间可编程定时功能
- 可编程预设死区时间以提高THD性能
 - 25 ns @ DT端口电压>0.57 V
 - 40 ns @ 0.57 V > DT端口电压>0.36 V
 - 5 ns @ 0.36 V > DT端口电压>0.23 V
 - 5 ns @ 0.23 V > DT端口电压>0 V
- 集成开启期间与关断器件的“咔哒”声消除功能
- 集成多电压域欠压保护及过压钳位保护功能
- 高瞬态噪声抑制能力（CMTI）：>50 V/ns
- 高达±150V 的输出摆率，可实现输出功率超过

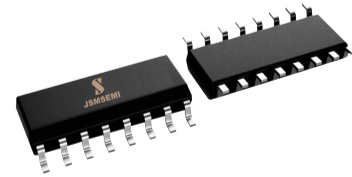
500W

- 最大工作频率: 800KHz
- 宽温度范围: -40 °C ~125 °C
- 开关参数:
 - 360ns/335ns 典型传输延时
 - 500ns 最大过流保护延时
 - 250ns 最大使能控制延时
- 负载输出拉电流/灌电流能力高达 2A
- 符合 RoHS标准

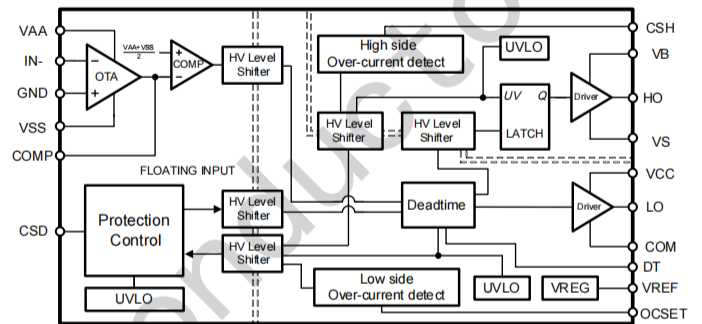
SOP-16

2 应用范围

- 家庭影院系统
- 立体声系统迷你组件
- 有源扬声器系统
- 通用音频功率放大器



简化示意图



3 产品概述

AUIRS2092STR-JSM是一款高压、高性能的D类音频功率放大器驱动芯片，针对超大输出功率的D类音频功放系统设计。

集成有模拟功率放大器，PWM波调制电路，高、低压侧过流保护功能（针对高低压侧两个功率器件），防直通死区逻辑以及三个电压域（VAA~VSS / VCC~COM / VB~VS），该产品采用灵活开放式的拓扑结构实现PWM调制功能。

AUIRS2092STR-JSM集成了启动和关断期间的“咔哒”声消除功能，用于抑制PWM信号启动和关闭期间非必要的听觉噪声。配合一个功率桥电路及少许无源器件即可实现一个完整的D类音频功率放大器。

AUIRS2092STR-JSM采用SOP-16封装，可以在-40 °C至125 °C温度范围内工作。

4 引脚功能描述

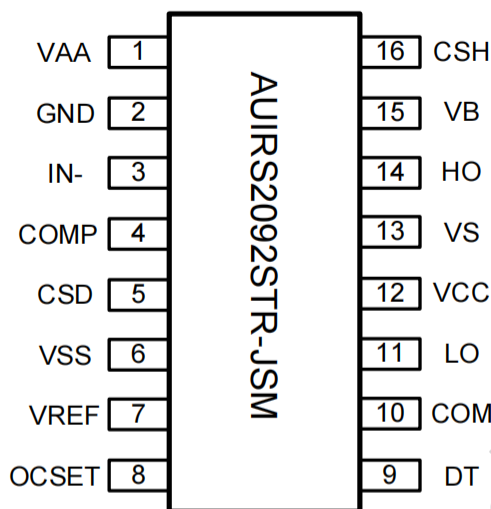


图 4-1 SOP-16顶视图

表 4-1 芯片引脚描述

SOP-16 引脚编号	Name	类型	Function
1	VAA	电源	浮动输入级正电源
2	GND	地	浮动地
3	IN-	输入	模拟信号反相输入端
4	COMP	输出	误差放大器输出、相位补偿端
5	CSD	输入、输出	关断时序定时电容接口端
6	VSS	电源	浮动输入级负电源
7	VREF	输出	5V 基准输出，用于编程 OCSET 端过流阈值
8	OCSET	输入	低压侧过流阈值设置端
9	DT	输入	死区时间控制端
10	COM	地	低压侧驱动地
11	LO	输出	低压侧栅驱动输出
12	VCC	电源	低压侧输出及逻辑区域电源
13	VS	地	高压浮动地
14	HO	输出	高压侧栅驱动输出端
15	VB	电源	高压侧浮动电源
16	CSH	输入	高压侧过流保护控制端

5 产品规格

5.1 最大额定值

符号	参数描述	最小值	最大值	单位
V_B	高压侧浮动电源电压	-0.3	320	V
V_S	高压侧浮动地电压 ^{II}	$V_B - 20$	$V_B + 0.3$	
V_{HO}	高压侧栅驱动输出端电压	$V_S - 0.3$	$V_B + 0.3$	
V_{CSH}	CSH 引脚输入电压	$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	低压侧固定电源电压 ^{II}	-0.3	20	
V_{LO}	低压侧栅驱动输出电压	-0.3	$V_{CC} + 0.3$	
V_{AA}	浮动输入级正电源电压 ^{II}	See I_{AAZ}	210	
V_{SS}	浮动输入级负电源电压 ^{II}	-1 See I_{SSZ}	GND+0.3	
V_{GND}	浮动输入地电压	$V_{SS}-0.3$ (见 I_{SSZ})	$V_{AA}+0.3$ (见 I_{SSZ})	
I_{IN-}	反相输入电流 ^I	—	± 3	mA
V_{CSD}	CSD 端口输入电压	$V_{SS}-0.3$	$V_{AA}+0.3$	V
V_{COMP}	COMP 端口输入电压	$V_{SS}-0.3$	$V_{AA}+0.3$	
V_{DT}	DT 端口输入电压	-0.3	$V_{CC}+0.3$	
V_{OCSET}	OCSET 端口输入电压	-0.3	$V_{CC}+0.3$	
I_{AAZ}	浮动输入电源正向钳位电流 ^{II}	—	20	mA
I_{SSZ}	浮动输入电源负向钳位电流 ^{II}	—	20	
I_{CCZ}	低压侧电源电压钳位电流 ^{III}	—	10	
I_{BSZ}	高压浮动电源电压钳位 ^{III}	—	10	
I_{OREF}	参考电压输出电流	—	5	
dV_S/dt	VS 端允许的瞬态电压变化率	—	50	V/ns
dV_{SS}/dt	VSS 端允许的瞬态电压变化率 ^{III}	—	50	V/ms

如果器件工作条件超过上述各项最大额定值，可能会对器件造成永久性不可逆之损伤。上述电压参数的额定值均以 COM 电压为参考系，电流参数以流入端口为正。如果器件长时间工作在最大极限条件下，其稳定性可能会受到影响。除非特殊说明，所有额定最大值参数均为环境温度 25℃ 的值。

I IN- 端到 GND 存在双向钳位二极管

II VAA-GND, GND-VSS, VCC-COM 以及 VB-VS 包含用于内部分流的齐纳二极管。请注意这些电压值会受到钳位电流的限制

III 对于 10V 阶跃信号的上升沿和下降沿, VSS=15V ~ 300V

5.2 ESD 额定值

符号	参数描述	最小值	最大值	单位
ESD	人体放电模式	750	—	V
	机器放电模式	200	—	V

5.3 额定功率

符号	参数描述	最小值	最大值	单位
P _D	最大功耗 @ TA ≤25°C	—	1	W

5.4 热量信息

符号	参数描述	最小值	最大值	单位
R _{thJA}	热阻	—	115	°C /W
T _J	结温	—	150	°C
T _S	存储温度	-55	150	
T _L	引脚温度 (焊接, 10 秒)	—	300	

5.5 推荐工作条件

为了正确地操作，器件应当在一下推荐条件下使用。无特殊说明的情况下，下表中 V_S 及 COM 的偏移额定值是在 $V_{AA}-V_{SS}=10$, $V_{CC}=12V$ 以及 $V_B-V_S=12V$ 条件下测得的。所有电压参数的额定值是以 COM 为参考的，电流参数以流入端口为正，环境温度为 $25^{\circ}C$ 。

符号	参数描述	最小值	最大值	单位
V_B	电压高压侧浮动电源电压	$V_S + 10$	$V_S + 18$	V
V_S	高压侧浮动地电压	— ^I	200	
I_{AAZ}	浮动输入电源正向钳位电流	1	11	mA
I_{SSZ}	浮动输入电源负向钳位电流	1	11	
V_{SS}	浮动输入额定电压	0	300	V
V_{HO}	高压侧栅驱动端输出电压	V_S	V_B	
V_{CC}	低压侧电源电压	10	18	
V_{LO}	低压侧栅驱动端输出电压	0	V_{CC}	
V_{GND}	GND 端口输入电压	V_{SS}^{III}	V_{AA}^{III}	
V_{IN-}	反相输入端端电压	$V_{GND}-0.5$	$V_{GND}+0.5$	
V_{CSD}	CSD 端口输入电压	V_{SS}	V_{AA}	
V_{COMP}	COMP 端口输入电压	V_{SS}	V_{AA}	
C_{COMP}	COMP 端口到底相位补偿电容	1	—	nF
V_{DT}	DT 端口输入电压	0	V_{CC}	V
I_{OREF}	参考电压输出端输出电流 ^{II}	0.3	0.8	mA
V_{OCSET}	OCSET 端口输入电压	0.5	5	V
V_{CSH}	CSH 端口输入电压	V_S	V_B	
dV_{SS}/dt	上电时， V_{SS} 端允许的电压变化率 ^{IV}	—	50	V/ms
I_{PW}	输入脉冲宽度	10^V	—	ns
f_{SW}	开关频率	—	800	kHz
T_A	环境温度	-40	125	$^{\circ}C$

I V_S 的逻辑输入可在 -5V 至 +300V 之间变化， V_S 的逻辑状态从 -5V 至 $-V_{BS}$ 之间变化。

II 芯片正常工作时， V_{REF} 的典型值是 5.1V。 REF 端外接 6.3k~16.7k 欧姆的电阻时， I_{OREF} 的变化范围为 0.3mA – 0.8mA。

III GND 引脚的电压受限于 I_{AAZ} 及 I_{SSZ} 。

IV 对于 10V 阶跃信号的上升沿和下降沿， V_{SS} 的电压可以从 0V 上升到 300V。

V 若输入脉宽小于最小脉宽设定，输出逻辑可能出错。

5.6 电气特性

无特殊情况说明的情况下 $T_A = 25^\circ\text{C}$, $V_{CC}, V_{BS} = 12\text{V}$, $V_{SS} = V_S = \text{COM} = 0\text{V}$, $C_L = 1\text{nF}$ 。

5.6.1 低压侧电源电气特性

符号	参数描述	最小值	典型值	最大值	单位	测试条件
UV_{CC+}	VCC 输入欠压正向阈值	8.40	8.90	9.40	V	
UV_{CC-}	VCC 输入欠压负向阈值	8.20	8.70	9.20		
UV_{CCHYS}	VCC 欠压迟滞量	—	0.2	—		
I_{QCC}	低电压区静态电流	—	—	3	mA	$V_{DT} = V_{CC}$
V_{clampL}	低电压区电源钳位电压	19.6	20.4	21.6	V	$I_{CC} = 5\text{mA}$

5.6.2 高压测电源电气特性

符号	参数描述	最小值	典型值	最大值	单位	测试条件
UV_{BS+}	高压阱区域电源欠压正向阈值	8	8.5	9.0	V	
UV_{BS-}	高压阱区域电源欠压负向阈值	7.8	8.3	8.8		
UV_{BSHYS}	VB-VS 欠压迟滞量	—	0.2	—		
I_{QBS}	高压区静态电流	—	—	1	mA	
I_{LK}	高压阱到低压区漏电	—	—	50	uA	$V_B = V_S = 300\text{V}$
V_{ClampH}	高压侧电源钳位电压	19.6	20.4	21.6	V	$I_{BS} = 5\text{mA}$

5.6.3 浮动输入区电源电气特性

符号	参数描述	最小值	典型值	最大值	单位	测试条件
UV_{AA+}	VAA 浮动电源欠压正向阈值	8.2	8.7	9.2	V	$V_{SS} = 0$, GND pin floating
UV_{AA-}	VAA 浮动电源欠压负向阈值	7.7	8.2	8.7		$V_{SS} = 0$, GND pin floating
UV_{AAHYS}	VAA 浮动电源欠压迟滞量	—	0.5	—		$V_{SS} = 0$, GND pin floating
I_{QAA0}	浮动输入区静态电流	—	0.5	2	mA	$V_{AA} = 10\text{V}$, $V_{SS} = 0\text{V}$, $V_{CSD} = V_{SS}$
I_{QAA1}	浮动输入区静态电流	—	8	11		$V_{AA} = 10\text{V}$, $V_{SS} = 0\text{V}$, $V_{CSD} = V_{AA}$
I_{QAA2}	浮动输入区静态电流	—	8	11		$V_{AA} = 10\text{V}$, $V_{SS} = 0\text{V}$, $V_{CSD} = \text{GND}$
I_{LKM}	浮动输入区至低压区漏电	—	—	50	uA	$V_{AA} = V_{SS} = V_{GND} = 100\text{V}$
V_{CLAMP+}	VAA 至 GND 钳位电压	6.0	7.0	8.0	V	$I_{AA} = 5\text{mA}$, $I_{SS} = 5\text{mA}$, $V_{GND} = 0$, $V_{CSD} = V_{SS}$
V_{CLAMP-}	GND 至 VSS 端钳位电压	-8.0	-7.0	-6.0		$I_{AA} = 5\text{mA}$, $I_{SS} = 5\text{mA}$, $V_{GND} = 0$, $V_{CSD} = V_{SS}$

5.6.4 音频放大器电气特性

符号	参数描述	最小值	典型值	最大值	单位	测试条件
V_{OS}	输入失调电压	-15	0	15	mV	
I_{BIN}	输入偏执电流	—	—	40	nA	
BW	小信号带宽	—	9	—	MHz	$C_{comp}=2nF$, $R_f=3.3k$
G_m	OTA 跨导	—	100	—	mS	$V_{IN}=5mV$
G_v	OTA 增益	60	—	—	dB	
V_{Nrms}	OTA 输入噪声电压	—	250	—	mVrms	BW=20 kHz, Resolution BW=22Hz
SR	压摆率	—	± 5	—	V/us	$C_{comp}=1nF$
CMRR	共模抑制比	—	60	—	dB	
PSRR	电源抑制比	—	60	—	dB	

5.6.6 保护电路电气特性

符号	参数描述	最小值	典型值	最大值	单位	测试条件
V_{ref}	基准输出电压	4.8	5.1	5.4	V	$I_{OREF}=0.5mA$
V_{thOCL}	低压区过流保护阈值	1.1	1.2	1.3		OCSET=1.2V
V_{thOCH}	高压侧过流保护阈值	$1.1+V_S$	$1.2+V_S$	$1.3+V_S$		
V_{th1}	CSD 端关断阈值电压	$0.62V_{AA}$	$0.7V_{AA}$	$0.78V_{AA}$		
V_{th2}	CSD 端自恢复阈值电压	$0.26V_{AA}$	$0.30V_{AA}$	$0.34V_{AA}$		
I_{CSD+}	CSD 端口充电电流	70	100	130	uA	$V_{CSD}=V_{SS}+5V$
I_{CSD-}	CSD 端口放电电流	70	100	130		$V_{CSD}=V_{SS}+5V$
t_{sd}	自 $V_{CSD}<V_{th2}$ 至输出关断传输延时	—	—	250	ns	
t_{och}	自 $V_{CSD}>V_{thoch}$ 至输出关断传输延时	—	—	500		
t_{ocl}	自 $V_S>V_{thocl}$ 至输出关断传输延时	—	—	500		

5.6.7 栅驱动电路电气特性

符号	参数描述	最小值	典型值	最大值	单位	测试条件
I_{O+}	输出拉电流能力	—	2	—	A	$V_O=0V$, $PW<10us$
I_{O-}	输出灌电流能力	—	2	—		$V_O=12V$, $PW<10us$
V_{OL}	输出低电压与参考地差值	—	—	0.1	V	$I_O=0$
V_{OH}	输出高电压与参考电源差值	—	—	1.4		$I_O=0$
t_{on}	高低压侧开通传输延时	—	360	—	ns	$V_{DT}=V_{CC}$
t_{off}	高低压侧关断传输延时	—	335	—		$V_{DT}=V_{CC}$
t_r	开通上升时间	—	20	50		
t_f	关断下降时间	—	15	35		
DT1	HO 关断至 LO 开启的死区时间 LO 关断至 HO 开启的死区时间	15	25	35		$V_{DT}>V_{DT1}$
DT2		25	40	55		$V_{DT1}>V_{DT}>V_{DT2}$
DT3		50	65	85		$V_{DT2}>V_{DT}>V_{DT3}$
DT4		85	105	135		$V_{DT3}>V_{DT}$
V_{DT1}	死区模式选择阈值 2	0.	0.	0.	V	
V_{DT2}	死区模式选择阈值 3	$51V_{CC0.}$	$57V_{CC0.}$	$63V_{CC0.}$		
V_{DT3}	死区模式选择阈值 4	$32V_{CC0.}$	$36V_{CC0.}$	$40V_{CC0.}$		
		21Vcc	23Vcc	25Vcc		

6 参数测量信息

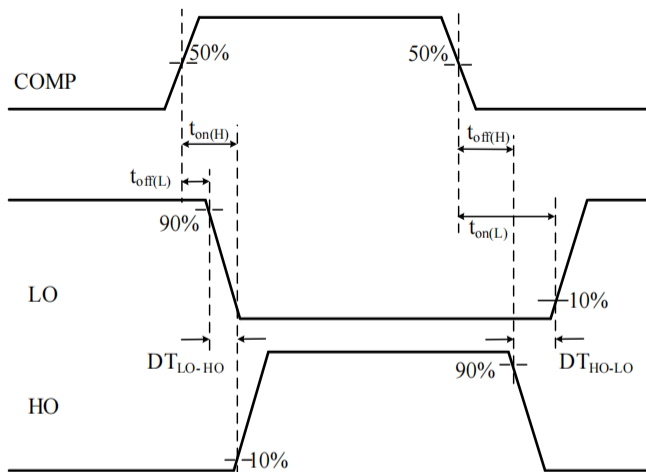


图 6-1 开关波形及参数定义

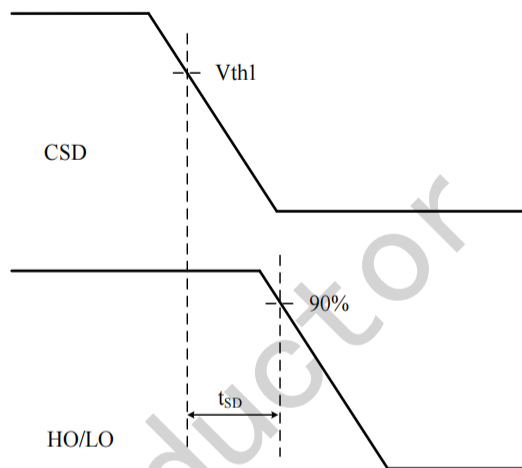


图 6-2 CSD 信号至输出信号关断波形及参数定义

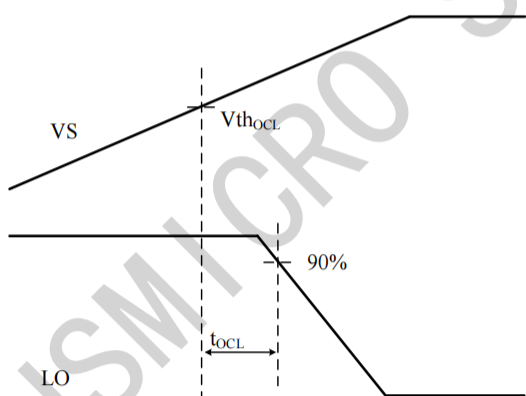


图 6-3 $V_s > V_{thOCL}$ 至输出关断的波形及参数定义

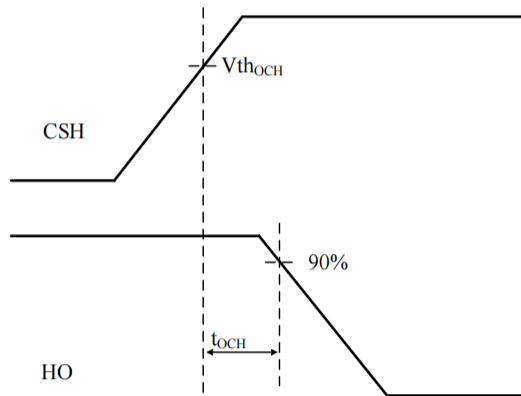


图 6-4 $V_{CSH} > V_{thOCH}$ 至输出关断的波形及参数定义

7 I/O 端口 等效电路

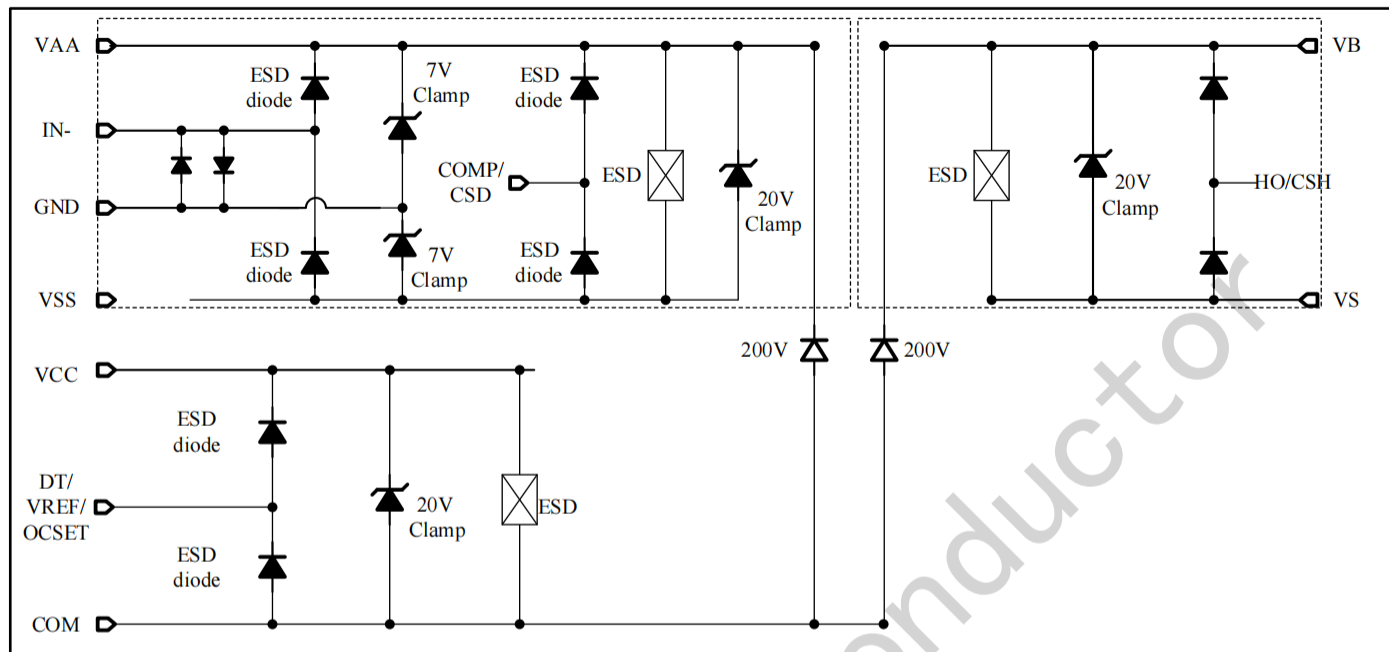


图 7-1 芯片 IO 端口等效电路图

8 详细说明

8.1 功能说明

AUIRS2092STR-JSM是一款集成了 PWM 波调制器、过流保护功能的大功率 D 类音频放大器驱动芯片。AUIRS2092STR-JSM结合两个外置功率 MOSFET 和一些无源器件即可组成一个具有高、低压侧过流保护、直通保护、欠压保护的完整的 D 类音频功率放大器。误差放大器模拟输入部分用途广泛，PWM 波调制电路灵活可调，适用多种 PWM 调制机制。本产品通过检测功率 MOSFET 的 $R_{DS(on)}$ 来检测功率器件是否过流，摒弃了传统过流保护直接检测电流的方式，简化了系统结构，降低了应用的复杂度。

图 8-1 中显示了 AUIRS2092STR-JSM全芯片功能框图，为了匹配桥式输出结构，模拟 PWM 调制器以及保护逻辑均放置于一个浮动阱中，高压侧电路亦放置于一个浮动阱中，浮动阱与芯片衬底地（COM）之间的击穿电压超过 300V，可用于高达 $\pm 150V$ 的功放应用，实现超过 500W 的功率输出。AUIRS2092STR-JSM还集成了“咔哒”噪声消除电路用以抑制PWM调制波形启动和关断阶段引起的噪声。

8.2 功能框图

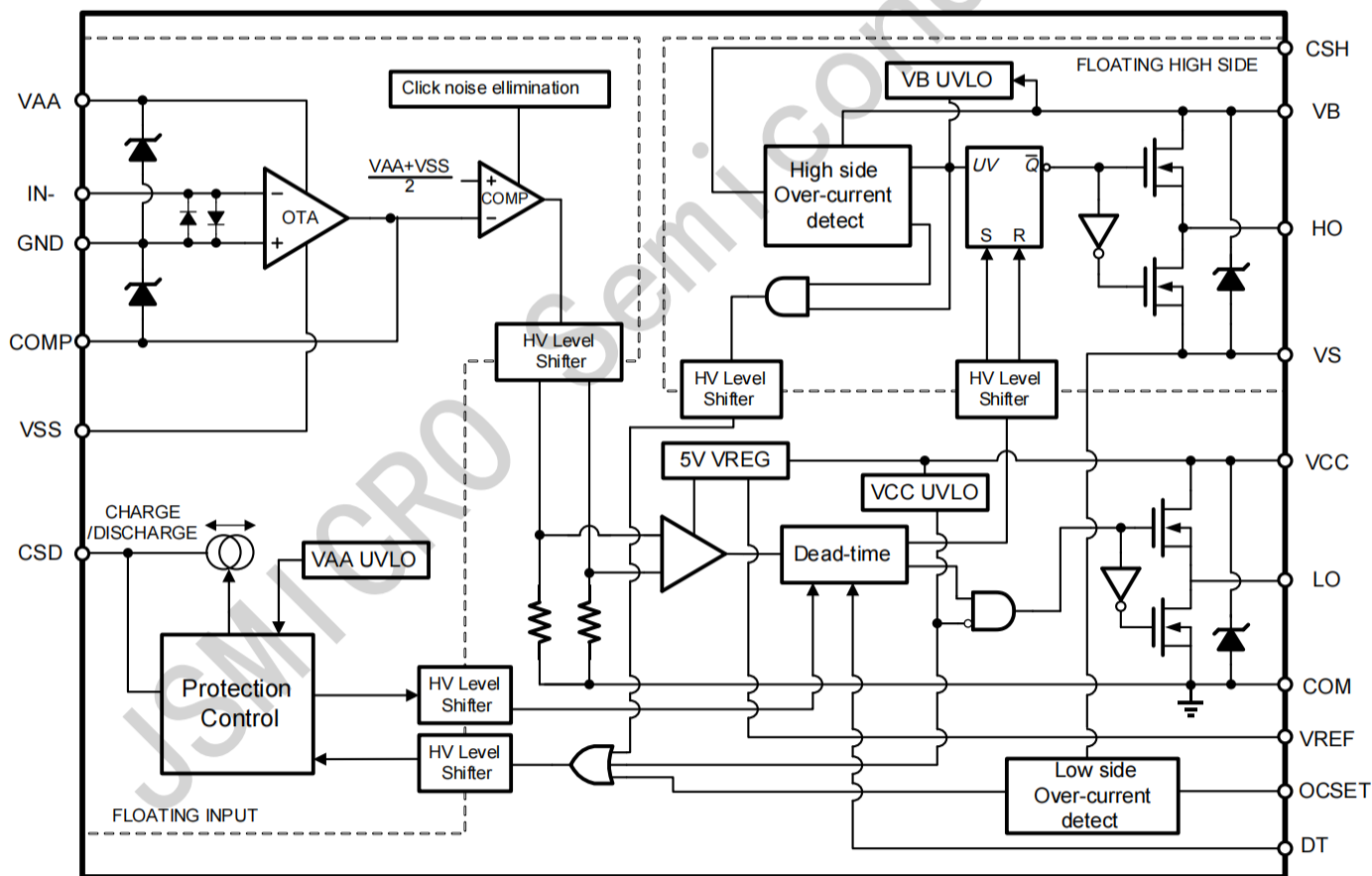


图 8-1 全芯片功能框图

8.3 典型应用电路

AUIRS2092STR-JSM带自振荡 PWM 拓扑的典型应用电路如图 8-2所示。

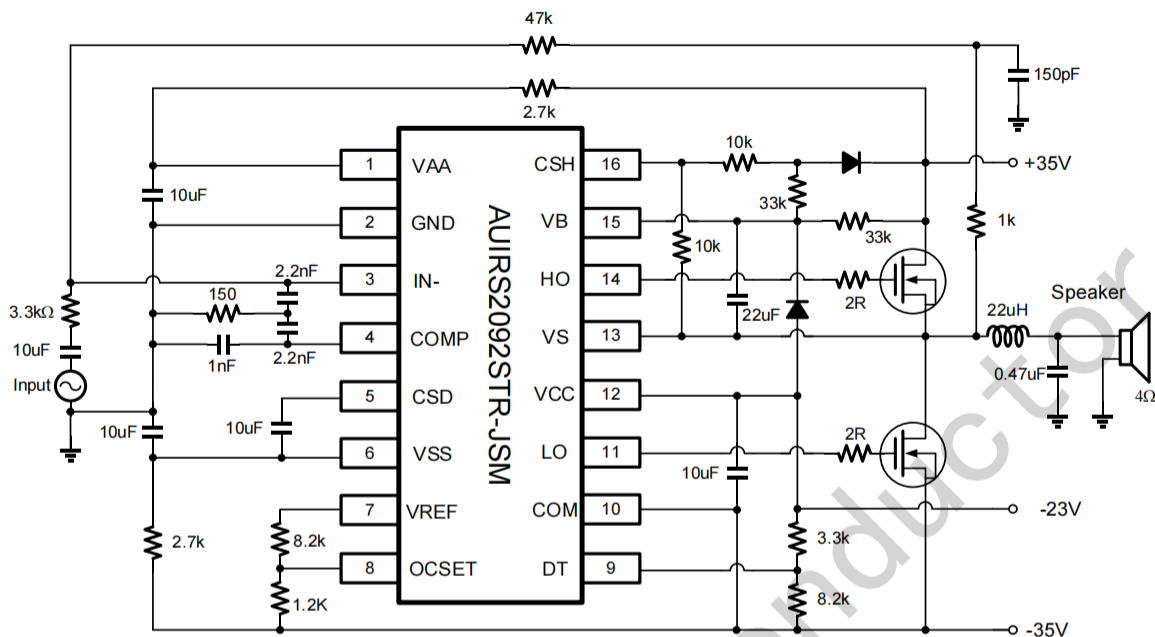


图 8-2 典型应用电路图

8.4 典型控制环路

AUIRS2092STR-JSM的输入级是一个误差放大器的反相输入端，如图 8-3 所示的是一个完整的 D 类功率放大器系统，该放大器的闭环增益由 R_{FB} 和 R_{IN} 确定：

$$G_v = \frac{R_{FB}}{R_{IN}}$$

其中 R_{FB} 除了确定环路增益外还是积分器时间常数的一部分，决定了开关频率。因此通过调节 R_{IN} 来调节增益是有效而相对简单的，因此大多数应用中推荐使用此方法，值得注意的是 R_{IN} 即等于该 D 类功率放大器的输入阻抗。隔直电容 C_{IN} 与 R_{IN} 串联，用以减小直流偏置对输出信号的影响，这对于减小音频启动噪声是至关重要的。选择隔直电容时，不推荐使用陶瓷电容，因为陶瓷电容会导致潜在的失真。同相输入端 $IN+$ 为误差放大器的参考端，通常将该端口连接至系统的参考地和扬声器的负向端。

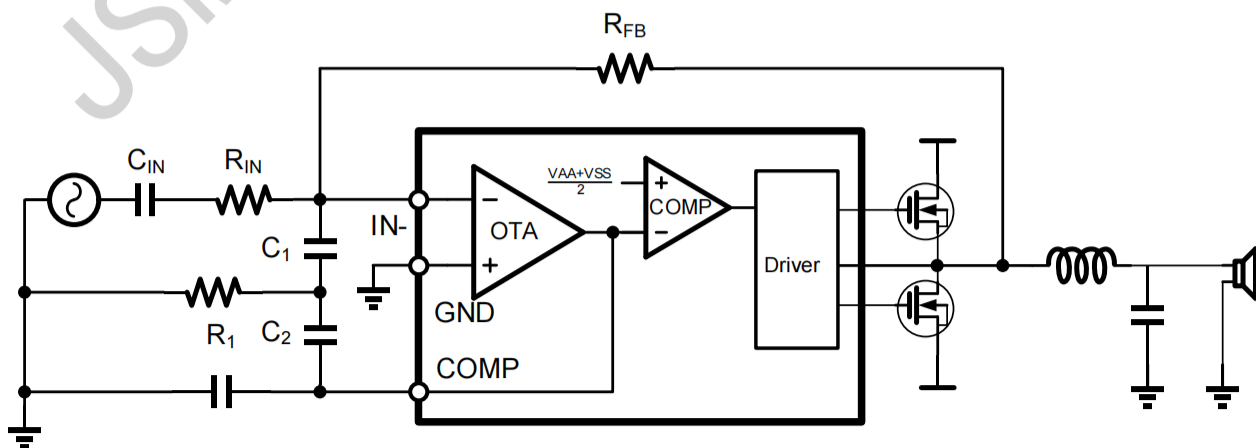


图 8-3 AUIRS2092STR-JSM典型控制环路设计

8.4.1 运算放大器

AUIRS2092STR-JSM内置跨导运算放大器作为前端的误差放大器，运算放大器输出电流至 COMP 端口，同相输入端连接至GND端口，为了限制输入信号的幅度并且保证芯片稳定地启动，反相输入端到 GND 端口集成有正反连接的二极管。运算放大器的输出端口 COMP 连接至内部 PWM 比较器，该比较器的阈值电压为 $(V_{AA}+V_{SS})/2$ 。与此同时需要注意的是该跨导运算放大器在芯片内部没有集成补偿电路，需要在 COMP 端外接大于 1nF 电容进行补偿。系统在上电时，当 CSD 端口的电压小于 V_{th2} 时，放大器处于静默状态。

8.4.2 PWM 调制器

在图 8-2 所示的典型应用电路中，采用了自振荡的 PWM 调制机制，并且在芯片前端采用了二阶积分电路，自振荡频率主要由图 8-3 中的下列积分电容 C_1 和 C_2 、积分电阻 R_1 、驱动芯片的传输延时、反馈电阻 R_{FB} 以及占空比决定，同时自振荡频率受输入电阻和 BUS 电压的影响很小。

自振荡频率的选取蕴含了多方面的折中关系：

当选择较低的振荡频率时，整体功率级的效率提升，但是电感的纹波随之上升，负载的漏电随之上升；

当选择较高的振荡频率时，由于开关损耗增加，功率级的效率下降，但是带宽得以增加，电感纹波随之降低。

基于上述考虑典型应用采用了 400KHz 自振荡频率。

8.5 “咔哒”噪声消除

AUIRS2092STR-JSM集成有 PWM 调制信号开启与关断时“咔哒”声的消除机制，上电时，当 CSD 的电压在 V_{th1} 和 V_{th2} 之间时，运算放大器内部环路使能并开始自振荡，自振荡的频率约为 1MHz，使得 COMP 和 IN- 的电压进入稳定状态。所有与 COMP 和 IN-相连接的电容， C_1 、 C_2 、 C_3 和 C_{IN} 都被预充电到了一个稳定状态，为了实现“咔哒”噪声消除功能，必须满足以下条件：

- (1) CSD 端口电压从 V_{th1} 充至 V_{th2} 的时间必须足够长，以保证所有的电容上的电压可以充到预设值；
- (2) 高压侧自举电容必须先充上电；
- (3) 在此期间输入信号必须为零；
- (4) DC 偏置电压必须满足 $DC_{offset} < 30\mu A * R_{FB}$ 。

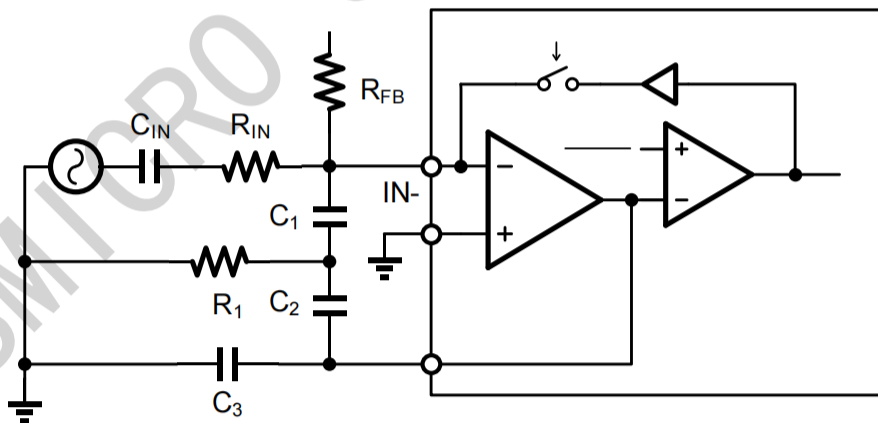


图 8-4 AUIRS2092STR-JSM “咔哒”噪声消除机制

8.6 CSD 电压及放大器工作模式

CSD 端口的电压决定了 AUIRS2092STR-JSM的工作状态，其中运算放大器包含三个工作模式：

关断模式：当 $VCSD < V_{th2}$ 时，整个芯片处于关断模式，并且 OTA 内部偏置被切断。

无 pop 噪声启动模式：当 $V_{th2} < VCSD < V_{th1}$ 时，HO 和 LO 仍然处于关断模式，但是运算放大器开始工作，开始经由内部环路自振荡并为误差放大器外围电容元件充电；

工作模式：当 $VCSD > V_{th2}$ 时，PWM 调制开始，HO 和 LO 的输出通道释放。

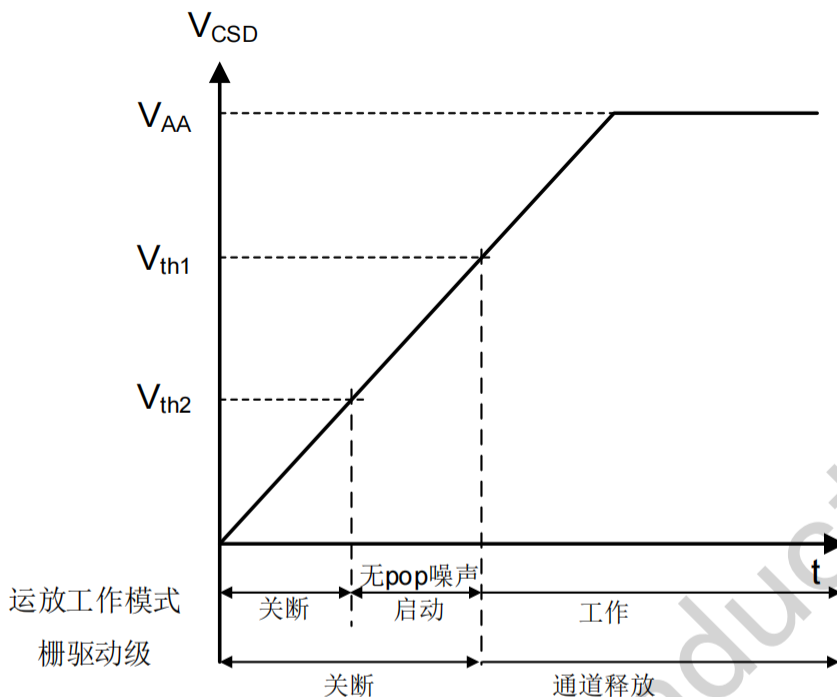


图 8-5 AUIRS2092STR-JSM V_{CSD} 和运算放大器的工作模式

8.7 过流保护

当 MOSFET 异常工作时 AUIRS2092STR-JSM 集成有过流保护功能来防止 MOSFET 损伤。如图 8-6 所示，当产生过流状态时，AUIRS2092STR-JSM 存在一个保护时序：

- (1) 过流信号被锁存，并且 shutdown 信号立刻起作用并关断高低压侧的输出信号；
- (2) CSD 端口外接电容开始放电；
- (3) 当 CSD 端口的电压降到阈值电压 V_{th2} 时，内部比较器 2 输出信号复位保护信号锁存器；
- (4) 当 CSD 的端口电压大于 V_{th1} 时，内部比较器 1 输出使能，使得芯片恢复正常工作。

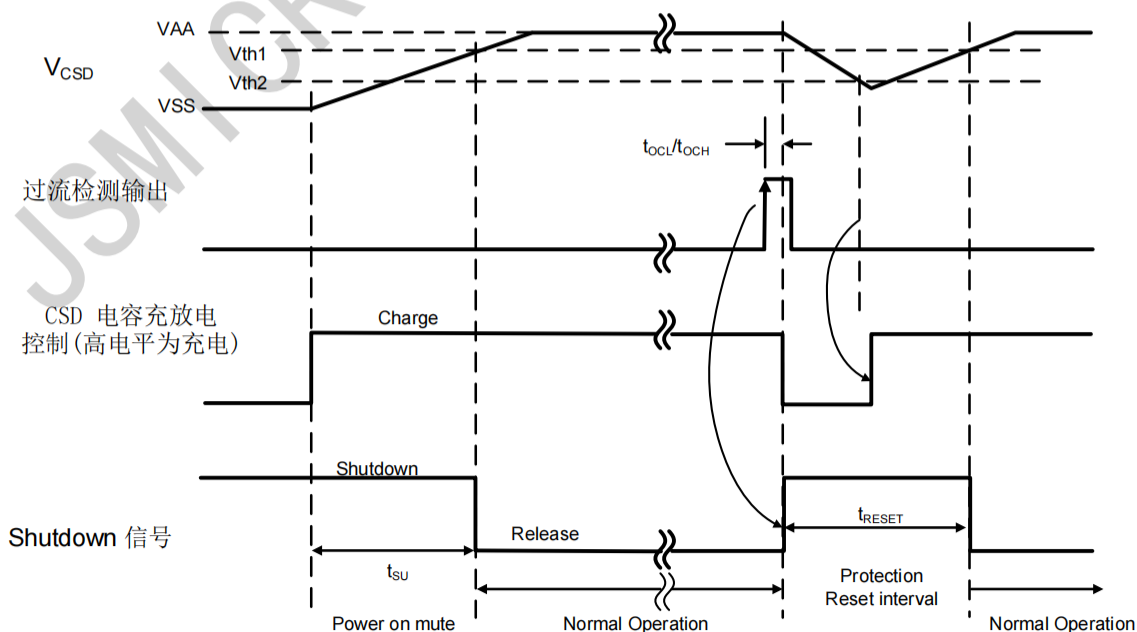


图 8-6 过流保护时序图

8.8 死区时间设置

AUIRS2092STR-JSM通过设置 DT 端口的电压值来确定调整死区时间的档位，如图 8

-6 所示：当 DT 端口电压小于 $0.23V_{CC}$ 时，死区时间被设置为 105ns 档位；

当 DT 端口电压在 $0.23V_{CC} \sim 0.36V_{CC}$ 之间时，死区时间被设置到 75ns 的档位；

当 DT 端口电压在 $0.36V_{CC} \sim 0.57V_{CC}$ 之间时，死区时间被设置到 45ns 的档位；

当 DT 端口电压在 $0.57V_{CC} \sim V_{CC}$ 之间时，死区时间被设置到 25ns 档位。

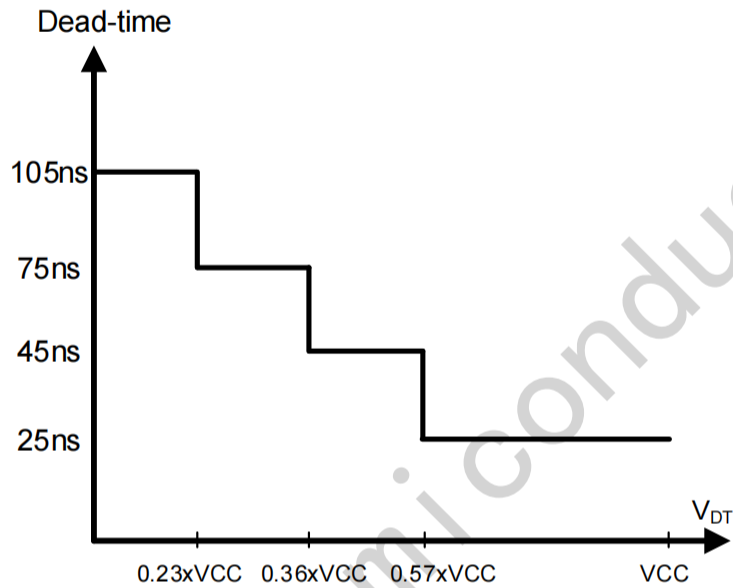
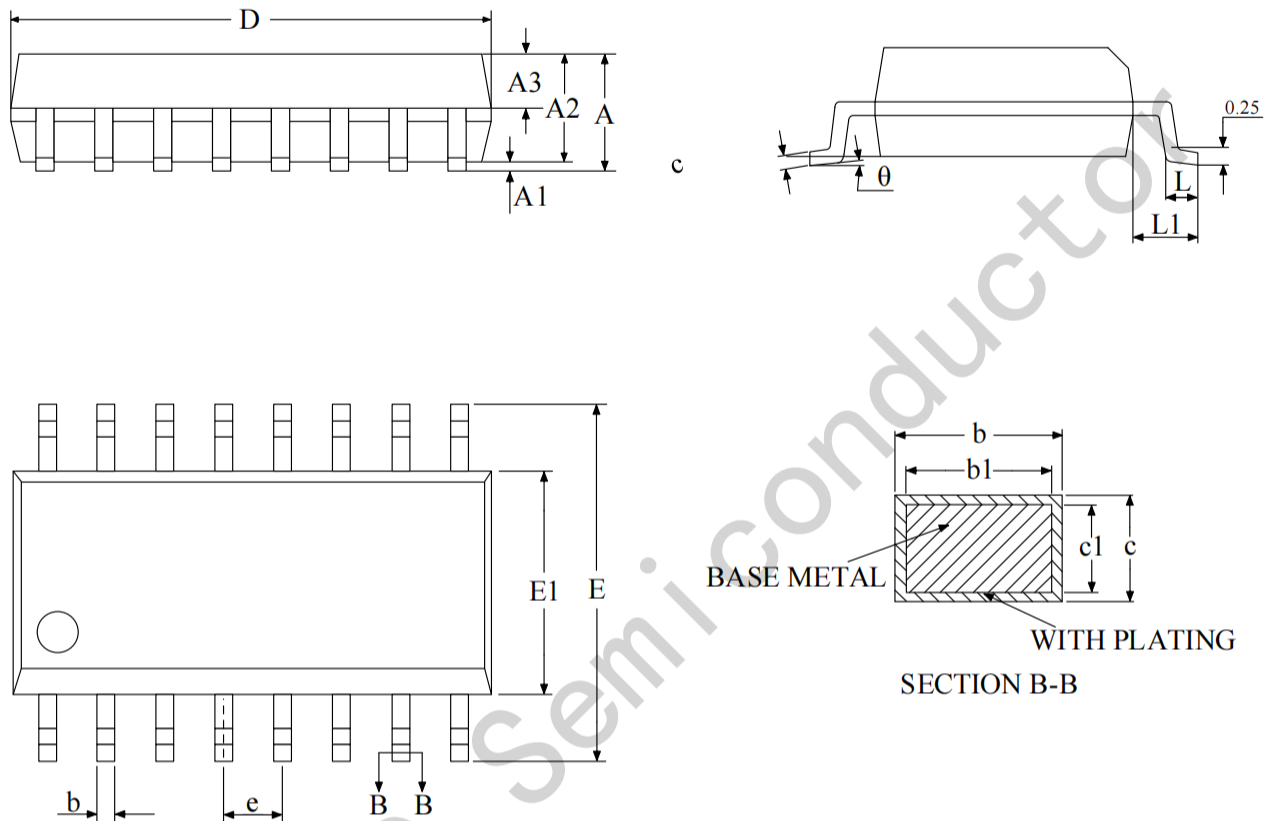


图 8-6 AUIRS2092STR-JSM中死区时间与 V_{DT} 的关系

9.封装信息

SOP-16 Package Outlines



SOIC16 Package Dimensions

Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)	Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)
A	-	-	1.75	D	9.70	9.90	10.10
A1	0.10	-	0.225	E	5.80	6.00	6.20
A2	1.30	1.40	1.50	E1	3.70	3.90	4.10
A3	0.60	0.65	0.70	e	1.27BSC		
b	0.39	-	0.48	L	0.25	-	0.50
b1	0.38	0.41	0.43	L1	1.4BSC		
c	0.21	-	0.26	θ	0	-	8°
c1	0.19	0.20	0.21				