

四路双向模拟开关

主要特点

- 宽工作电压范围：3 ~ 15V
- 低导通电阻：80Ω (VDD - VSS=15V)
- 导通电阻差值：5Ω (VDD - VSS = 15V)
- 在峰峰值信号范围内具有平缓的导通电阻
- 极低的静态功耗
- 极高的控制输入阻抗



产品订购信息

产品名称	封装	打印名称	包装	包装数量
CD4066DN	DIP-14	CD4066D	管装	1000 只/盒
CD4066DM/TR	SOP-14	CD4066D	编带	2500 只/盘
CD4066DMT/TR	TSSOP-14	CD4066D	编带	2500 只/盘
CD4066DMS/TR	QSOP-16	CD4066D	编带	2500 只/盘
CD4066DLQ/TR	QFN-16 3*3	4066D	编带	5000 只/盘

概述

CD4066D 是一款用于模拟或数字信号传输或多路复用的四路双向模拟开关，该器件具有较低的导通电阻且导通电阻在整个信号输入范围内相对恒定。

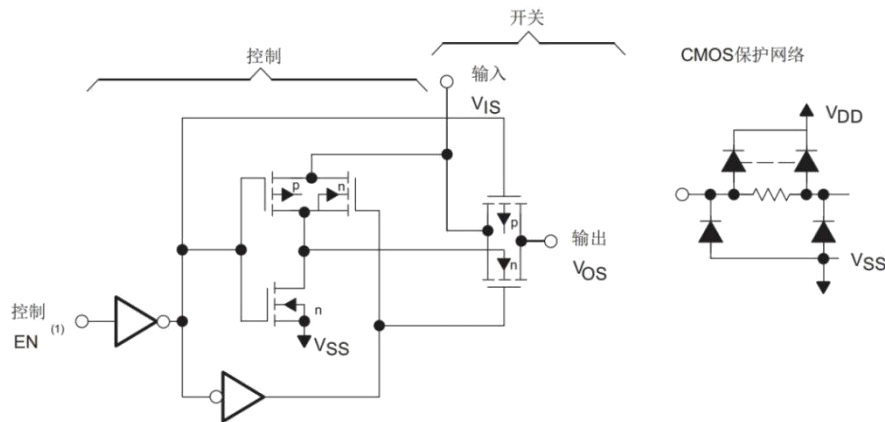
CD4066D 器件包括四个双向开关，每个开关都具有独立的控制引脚。控制信号同时偏置打开或关闭开关中的 P 与 N 器件，每个开关上 N 沟道器件的阱都与输入（开关打开时）或 VSS（开关关闭时）相连。该配置使开关晶体管阈值电压不再随输入信号的变化而变化，从而使导通电阻在整个工作信号范围内都很低。

CD4066D 采用 SOP-14、TSSOP-14、DIP-14、QSOP-16 和 QFN-16 封装形式。

主要应用领域

- 模拟信号开关和多路复用
- 数字信号开关和多路复用
- 传输门逻辑实施
- 模数转换和数模转换
- 频率、阻抗、相位和模拟信号的数字控制
- 楼宇自动化

功能框图及真值表（单路）



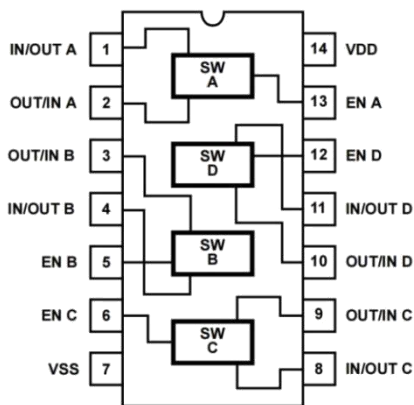
- (1) 所有控制输入被 CMOS 保护网络保护
- (2) 所有 P 基底均连接到 VDD
- (3) 正常工作控制偏置：开启（逻辑 1），EN=VDD；闭合（逻辑 0），EN=VSS
- (4) 信号电压范围： $V_{SS} < V_{IS} < V_{DD}$

每路开关真值表

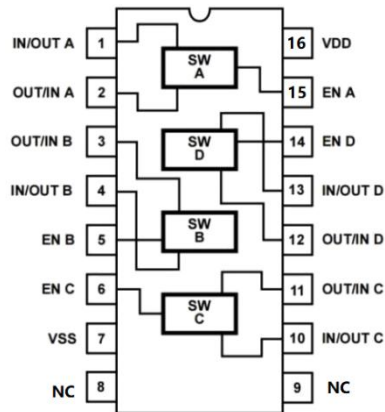
输入		输出
EN	VIS	VOS
1	0	0
1	1	1
0	0	X
0	1	X

注: X=高阻抗

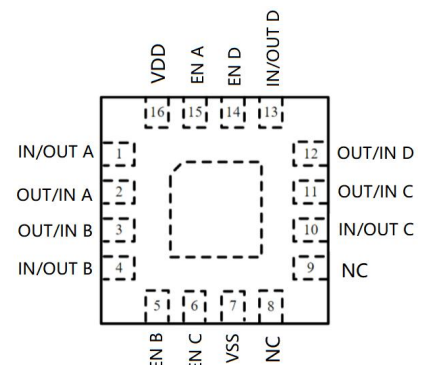
管脚说明



DIP-14/SOP-14/TSSOP-14



QSOP-16



QFN-16 3*3

引脚		符号	说明
DIP/SOP/TSSOP	QSOP/QFN-16		
1	1	IN/OUT A	A 开关的输入/输出
2	2	OUT/IN A	A 开关的输出/输入
3	3	OUT/IN B	B 开关的输出/输入
4	4	IN/OUT B	B 开关的输入/输出
5	5	EN B	B 开关的控制管脚
6	6	EN C	C 开关的控制管脚
7	7	VSS	负电源
8	10	IN/OUT C	C 开关的输入/输出
9	11	OUT/IN C	C 开关的输出/输入
10	12	OUT/IN D	D 开关的输出/输入
11	13	IN/OUT D	D 开关的输入/输出
12	14	EN D	D 开关的控制管脚
13	15	EN A	A 开关的控制管脚
14	16	VDD	正电源
-	8	NC	内部无任何连接
-	9	NC	内部无任何连接

极限参数

参数	标识	值
电源电压 (电压参考 VSS 脚)	VDD	-0.5 ~ 18V
输入电压 (所有引脚)	VIS	-0.5 ~ V _{DD} +0.5V
输入电流 (任一输入)	IIN	±10mA
工作温度	TA	-20 ~ +85°C
最大工作结温	TJ	150°C
存储温度	TS	-65 ~ +150°C
焊接温度 (10s)	TW	260°C

注：任何高于绝对最大额定值的应用尝试都有可能对产品造成永久的损害，绝对最大额定值并不意味着产品会在标定的电气特性以外条件下正常工作。

推荐工作条件 (若无其他规定, V_{SS}=0V, T_{amb}=25°C)

参数	标识	最小值	最大值	单位
电源电压	V _{DD}	3	15	V
输入电压	V _{IS}	0	V _{DD}	V

直流电气特性 (若无其他规定, $V_{SS}=0V$, $T_{amb}=25^{\circ}C$)

参数	标识	测试条件	最小值	典型值	最大值	单位
静态电流	I _{DD}	$V_{DD}=5V, V_{IS}=0\sim 5V$	0		1	uA
		$V_{DD}=10V, V_{IS}=0\sim 10V$	0		1	uA
		$V_{DD}=15V, V_{IS}=0\sim 15V$	0		1	uA
输入电流	I _{IN}	$V_{DD}=15V, V_{SS}\leq V_{IS}\leq V_{DD}, V_{SS}\leq EN\leq V_{DD}$	0		1	uA
开关输出电压	V _{OS}	$V_{DD}=5V, V_{IS}=0V$			0.4	V
		$V_{DD}=5V, V_{IS}=5V$	4.6			V
		$V_{DD}=10V, V_{IS}=0V$			0.5	V
		$V_{DD}=10V, V_{IS}=10V$	9.5			V
		$V_{DD}=15V, V_{IS}=0V$			1.5	V
		$V_{DD}=15V, V_{IS}=15V$	13.5			V
开关输入电流	I _{IS}	$V_{DD}=5V, V_{IS}=0V$		0.51		mA
		$V_{DD}=10V, V_{IS}=0V$		1.3		mA
		$V_{DD}=15V, V_{IS}=0V$		3.4		mA
		$V_{DD}=5V, V_{IS}=5V$		-0.51		mA
		$V_{DD}=10V, V_{IS}=10V$		-1.3		mA
		$V_{DD}=15V, V_{IS}=15V$		-3.4		mA
导通电阻	R _{ON}	$V_{DD}=EN=5V, V_{IS}=V_{DD}/2, R_L=10k\Omega$		470	1050	Ω
		$V_{DD}=EN=10V, V_{IS}=V_{DD}/2, R_L=10k\Omega$		180	400	Ω
		$V_{DD}=EN=15V, V_{IS}=V_{DD}/2, R_L=10k\Omega$		125	240	Ω
导通电阻差值	ΔR_{ON}	$V_{DD}=EN=5V, V_{IS}=V_{DD}/2, R_L=10k\Omega$		15		Ω
		$V_{DD}=EN=10V, V_{IS}=V_{DD}/2, R_L=10k\Omega$		10		Ω
		$V_{DD}=EN=15V, V_{IS}=V_{DD}/2, R_L=10k\Omega$		5		Ω
控制输入高电压	V _{IHC}	$V_{DD}=5V$	3.5			V
		$V_{DD}=10V$	7.0			V
		$V_{DD}=15V$	11			V
控制输入低电压	V _{ILC}	$V_{DD}=5V$		1		V
		$V_{DD}=10V$		2		V
		$V_{DD}=15V$		2		V

交流电气特性 (若无其他规定, $V_{SS}=0V$, $T_{amb}=25^{\circ}C$)

参数	标识	测试条件	最小值	典型值	最大值	单位	
传输延迟 (输入-输出)	t_{PHL}	$V_{IS}=V_{DD}$, $t_r, t_f=20ns$, 方波, $C_L=50pF$, $R_L=1 k\Omega$	$V_{DD}=5V$		35	70	ns
			$V_{DD}=10V$		20	40	ns
			$V_{DD}=15V$		15	30	ns
传输延迟 (输入-输出)	t_{PLH}	$V_{IS}=V_{DD}$, $t_r, t_f=20ns$, 方波, $C_L=50pF$, $R_L=1 k\Omega$	$V_{DD}=5V$		35	70	ns
			$V_{DD}=10V$		20	40	ns
			$V_{DD}=15V$		15	30	ns
传输延迟 (控制-输出)	t_{PZH}	$V_{IS}=V_{DD}$, $t_r, t_f=20ns$, 方波, $C_L=50pF$, $R_L=1 k\Omega$	$V_{DD}=5V$		20	40	ns
			$V_{DD}=10V$		10	20	ns
			$V_{DD}=15V$		7	15	ns
传输延迟 (控制-输出)	t_{PZL}	$V_{IS}=V_{DD}$, $t_r, t_f=20ns$, 方波, $C_L=50pF$, $R_L=1 k\Omega$	$V_{DD}=5V$		20	40	ns
			$V_{DD}=10V$		10	20	ns
			$V_{DD}=15V$		7	15	ns
最大控制输入重复频率	t_{RP}	$V_{IS}=V_{DD}$, $t_r, t_f=20ns$, 方波, $C_L=50pF$, $R_L=1 k\Omega$	$V_{DD}=5V$		6		MHz
			$V_{DD}=10V$		9		MHz
			$V_{DD}=15V$		9.5		MHz

测试电路图 (所有不使用的引脚接地, $V_{SS}=0V$, $T_{amb}=25^{\circ}C$)

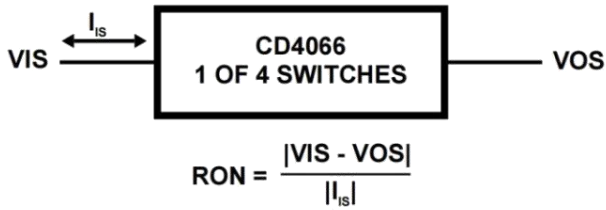


图1 RON 测试条件
控制输入高电压 (V_{IHC}) 范围

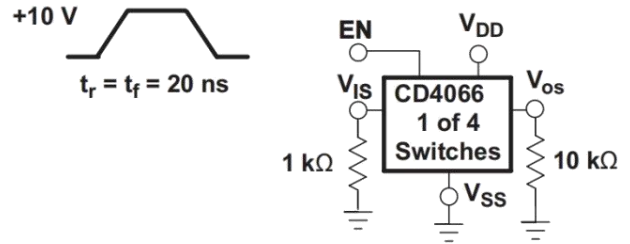


图2 串扰控制输入到输出

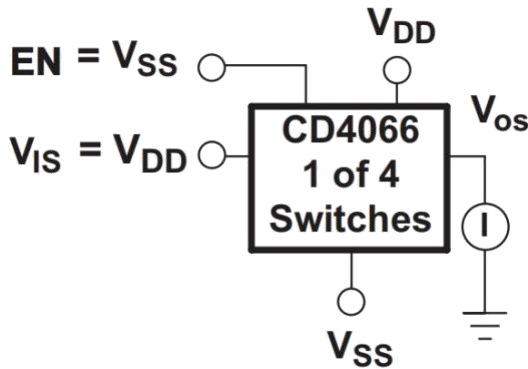


图3 关断开关输入或输出漏电

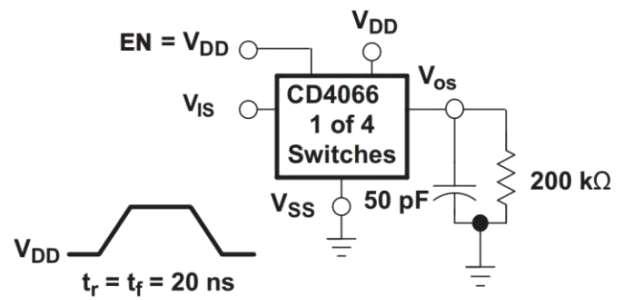


图4 传输延迟时间
信号输入 (V_{IS}) 到信号输出 (V_{OS})

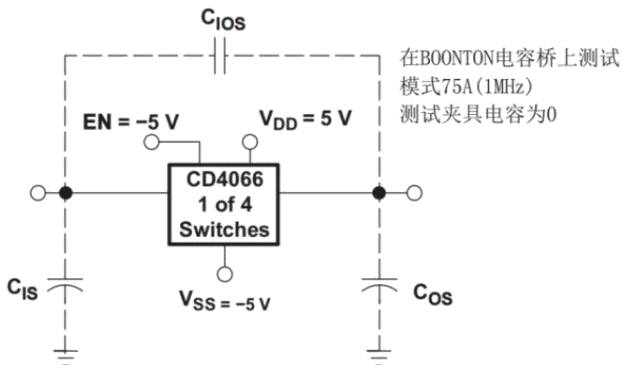


图5 电容测试电路

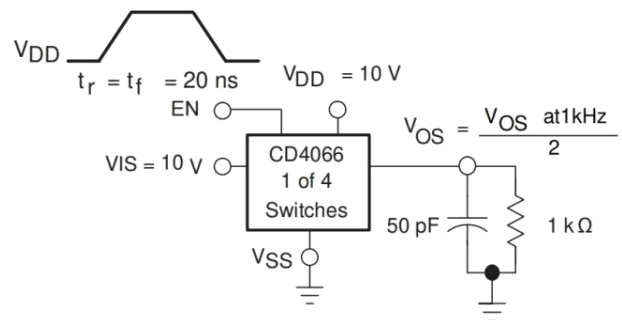


图6 最大允许控制输入重复率

典型应用

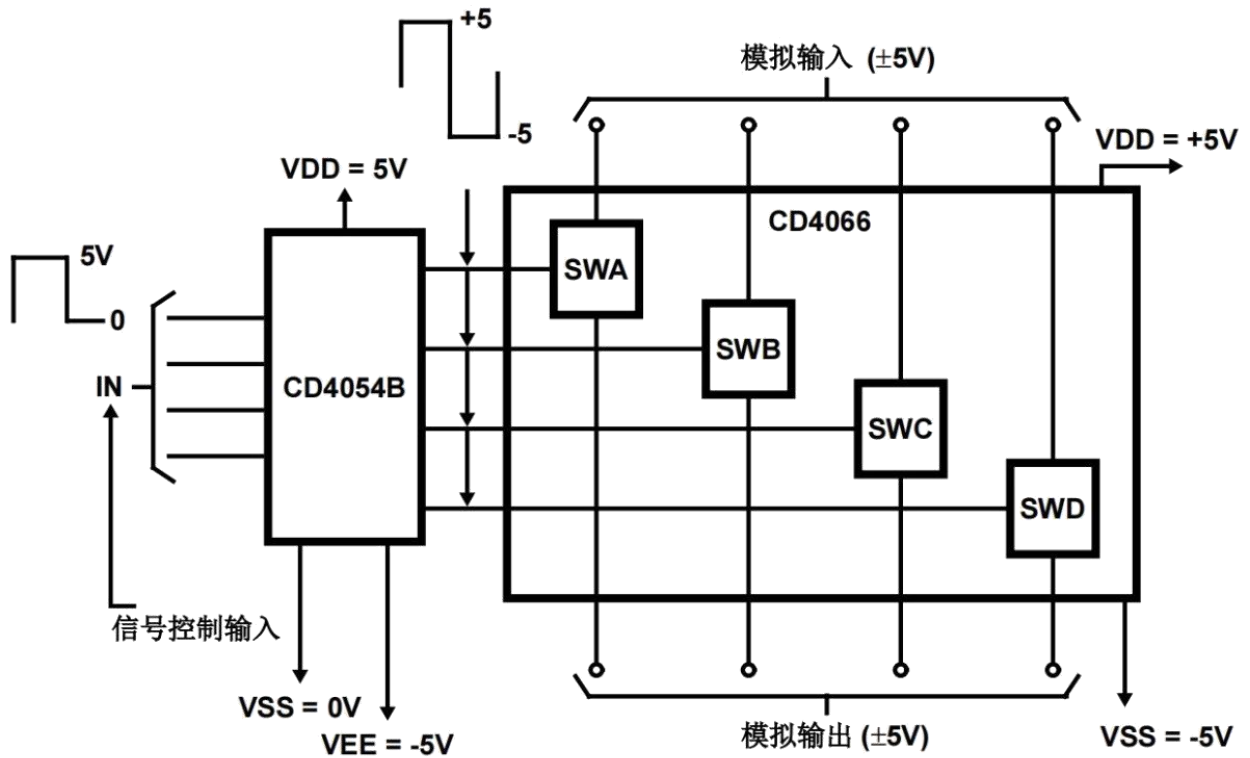
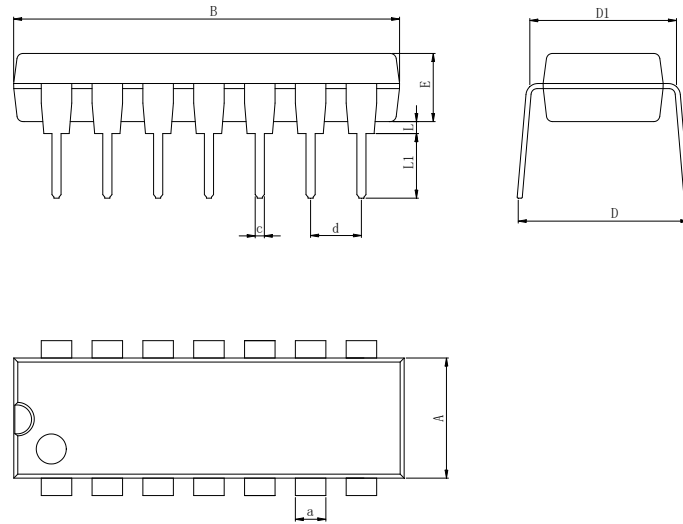


图7 通过数字控制逻辑双向传输信号

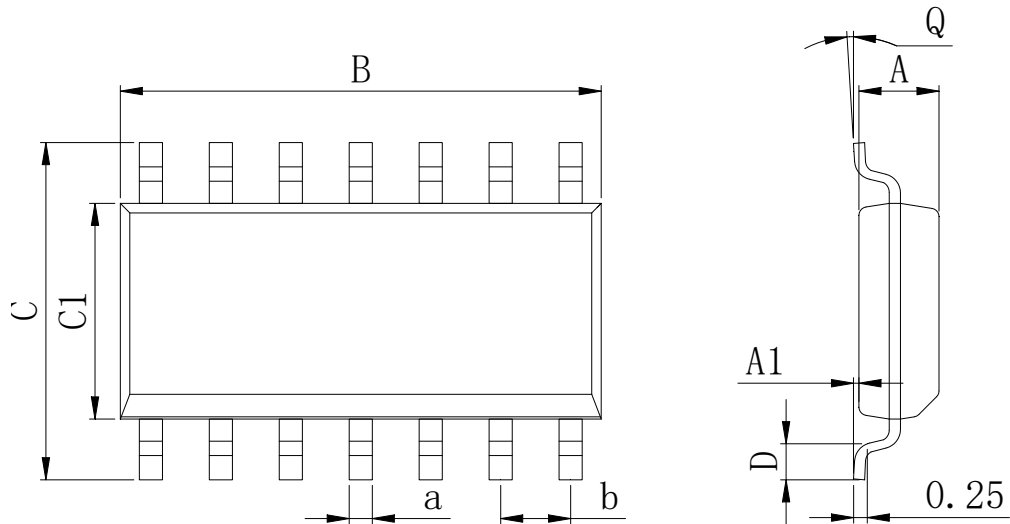
封装外形尺寸

DIP-14

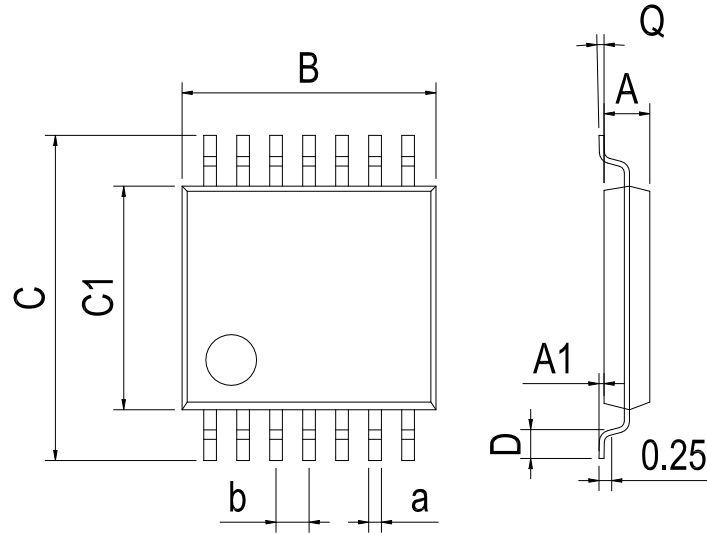


Dimensions In Millimeters(DIP-14)										
Symbol:	A	B	D	D1	E	L	L1	a	c	d
Min:	6.10	18.94	8.10	7.42	3.10	0.50	3.00	1.50	0.40	2.54 BSC
Max:	6.68	19.56	10.9	7.82	3.55	0.70	3.60	1.55	0.50	

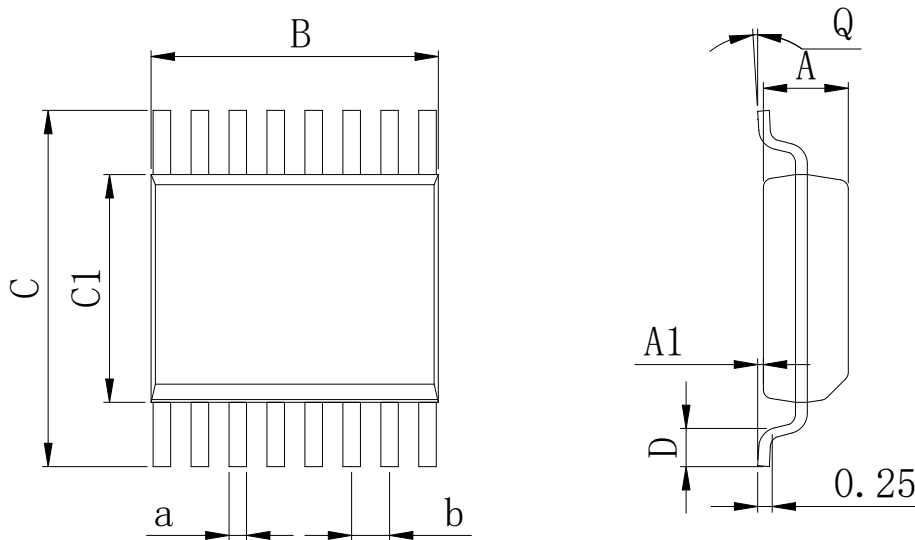
SOP-14



Dimensions In Millimeters(SOP-14)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	8.55	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	8.75	6.20	4.00	0.80	8°	0.45	

封装外形尺寸
TSSOP-14


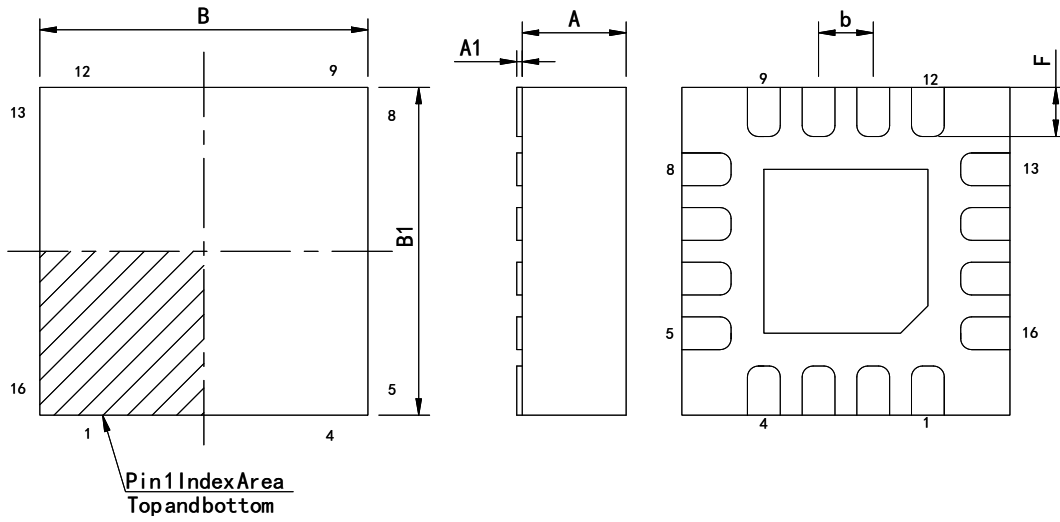
Dimensions In Millimeters(TSSOP-14)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.85	0.05	4.90	6.20	4.30	0.40	0°	0.20	0.65 BSC
Max:	0.95	0.20	5.10	6.60	4.50	0.80	8°	0.25	

QSOP-16


Dimensions In Millimeters(QSOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.80	5.80	3.80	0.40	0°	0.20	0.635 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.25	

封装外形尺寸

QFN-16 3*3



Dimensions In Millimeters(QFN-16 3*3)								
Symbol:	A	A1	B	B1	E	F	a	b
Min:	0.85	0	2.90	2.90	0.15	0.25	0.18	0.50TYP
Max:	0.95	0.05	3.10	3.10	0.25	0.45	0.30	

修订历史

修订编号	日期	修改内容	页码
V1.0	2013-4	新修订	1-13
V1.1	2022-6	增加 TSSOP-14 封装型号	1-12

重要声明：

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。